

Anschlußbelegung

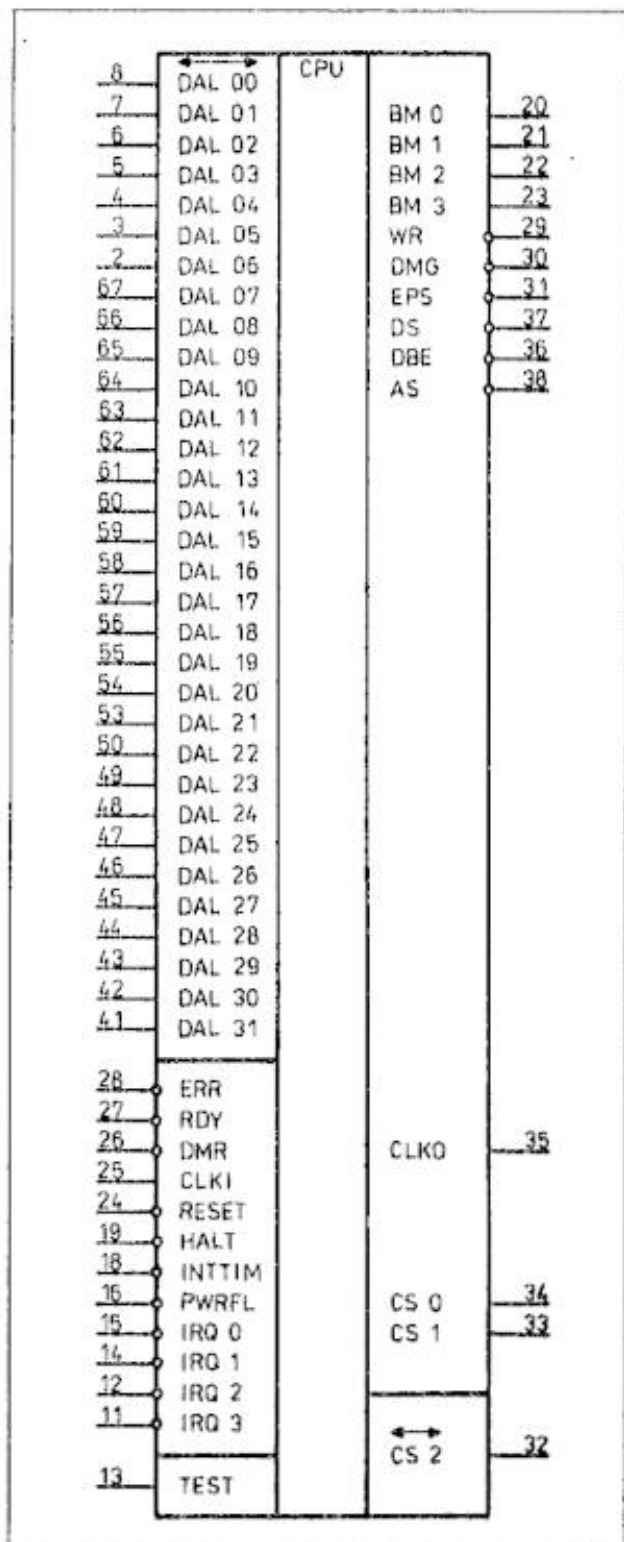
Bauform: PLCC-68, (Bild 32)

**Bezeichnung der Anschlüsse**

|                   |                            |  |
|-------------------|----------------------------|--|
| CLKI              | Eingang                    | Eingangstakt   |
| CLKO              | Ausgang                    | Taktausgabe der Normalfrequenz   |
| RESET             | Eingang                    | RESET des Schaltkreises  |
| BM 0 ... BM 3     | Ausgänge                   | Byte-Maske   |
| DAL 00 ... DAL 31 | Ein-/Ausgänge,<br>Tristate | Daten-/Adreßbus<br>gemultiplexer, 32 Bit breiter<br>Bus zur Adreß- u. Datenkommunikation |
| AS                | Ausgang, Tristate          | Adress strobe  |
| DS                | Ausgang, Tristate          | Data strobe  |
| DBE               | Ausgang, Tristate          | Data buffer enable   |
| WR                | Ausgang, Tristate          | Write  |
| EPS               | Ausgang                    | External processor strobe  |
| CS 0, CS 1        | Ausgänge, Tristate         | Bus cycle status   |
| CS 2              | Ein-/Ausgang, Tristate     | Bus cycle status   |
| RDY               | Eingang                    | Ready  |

$\overline{ERR}$   
 $\overline{DMR}$   
 $\overline{DMG}$   
 $\overline{HALT}$   
 $\overline{INTTIM}$   
 $\overline{PWRFL}$   
 $\overline{IRQ 0} \dots \overline{IRQ 3}$   
 TEST  
 $U_{CCX}$   
 $U_{SSX}$   
 $U_{CCI}$   
 $U_{SSI}$   
 $U_{BB}$

Eingang Error  
 Eingang DMA request  
 Ausgang DMA grant  
 Eingang Halt-Interrupt-Anforderung  
 Eingang Timer-Interrupt-Anforderung  
 Eingang Power-Fail-Interrupt-Anforderung  
 Eingänge Interrupt-Anforderung für Standard-IO-Interrupts  
 Eingang Testeingang für Bauelementehersteller  
 Betriebsspannung zur Versorgung der Pinlogik d. Daten-/Adreßbusses  
 Bezugspotential für  $U_{CCX}$   
 Betriebsspannung für Schaltungsklogik  
 Bezugspotential für  $U_{CCI}$   
 Bulkspannung, intern generiert



Schaltzeichen

Der U 80701 FC ist ein in nSG-Technologie hergestellter 32 Bit Mikroprozessor. Er ermöglicht den Aufbau von Rechnern hoher Leistungsfähigkeit. Er ist für Mehrnutzer und Echtzeitanwendungen geeignet.

Der Schaltkreis U 80701 FC ist ein Mikroprozessor mit voller 32 Bit Architektur, d.h. er besitzt einen externen und internen 32 Bit Daten-/Adreßbus. Der Einsatz dieses Mikroprozessors zusammen mit den anderen Bausteinen des 32 Bit Mikroprozessorsystems mit hoher Verarbeitungsgeschwindigkeit (Taktfrequenz 40 MHz) erlaubt den Aufbau von Rechnern mit lokal und global vernetztem Datenaustausch.

### Eigenschaften

- Volle 32 Bit Architektur
  - \* Realisierung der RVS-Architektur
  - \* externe und interne 32 Bit Datenbusse
  - \* externe und interne 32 Bit Adressbusse,
- hohe Verarbeitungsgeschwindigkeit:
  - \* Bei einer Taktfrequenz von 40 MHz wird eine Durchsatzrate von ca. 1 MIPS erreicht.
  - \* Die ALU liest innerhalb von 200 ns zwei Operanden, führt eine ALU- oder SHIFT-Operation aus und legt das Ergebnis in ein Register ab,
- großer Adreß-Raum
  - \* 16 MByte physikalischer Speicher
  - \* 4 GByte virtueller Speicher,
- integrierte Speicherverwaltungseinheit (MMU) und zwei Adressumsetzpuffer virtuell-physische Adressumsetzung in 25 ns bei Vorhandensein eines gültigen Eintrags im Puffer, einen 512 Byte seitenorientierten Schutzmechanismus sowie eine Verwaltung der Zugriffsrechte (Protection),
- Realisierung von 175 verschiedenen Maschinenbefehlen, alle Befehle sind orthogonal in ihrer Struktur und lassen für jeden der maximal 6 Operanden alle der 21 verschiedenen Adressenmodi zu,
- die Abarbeitung der Maschinenbefehle erfolgt mikroprogrammgesteuert, das Mikroprogramm ist in einem 62,4 kByte ROM auf dem Chip gespeichert, zur Beschleunigung der Befehlsabarbeitung ist ein acht Byte tiefer prefetch-stack integriert,
- 15 softwaremäßig programmierbare Interruptebenen (software interrupt levels) und 7 Interrupteingänge (hardware interrupt inputs) werden unterstützt,
- Registersatz
  - \* 16; 32 Bit breite allgemeine Register
  - \* 20 Prozessor- bzw. interne Register,
- integrierter Bulkspannungsgenerator,
- Option für Co-Prozessor Anschluss (Floating Point Unit-FPU).