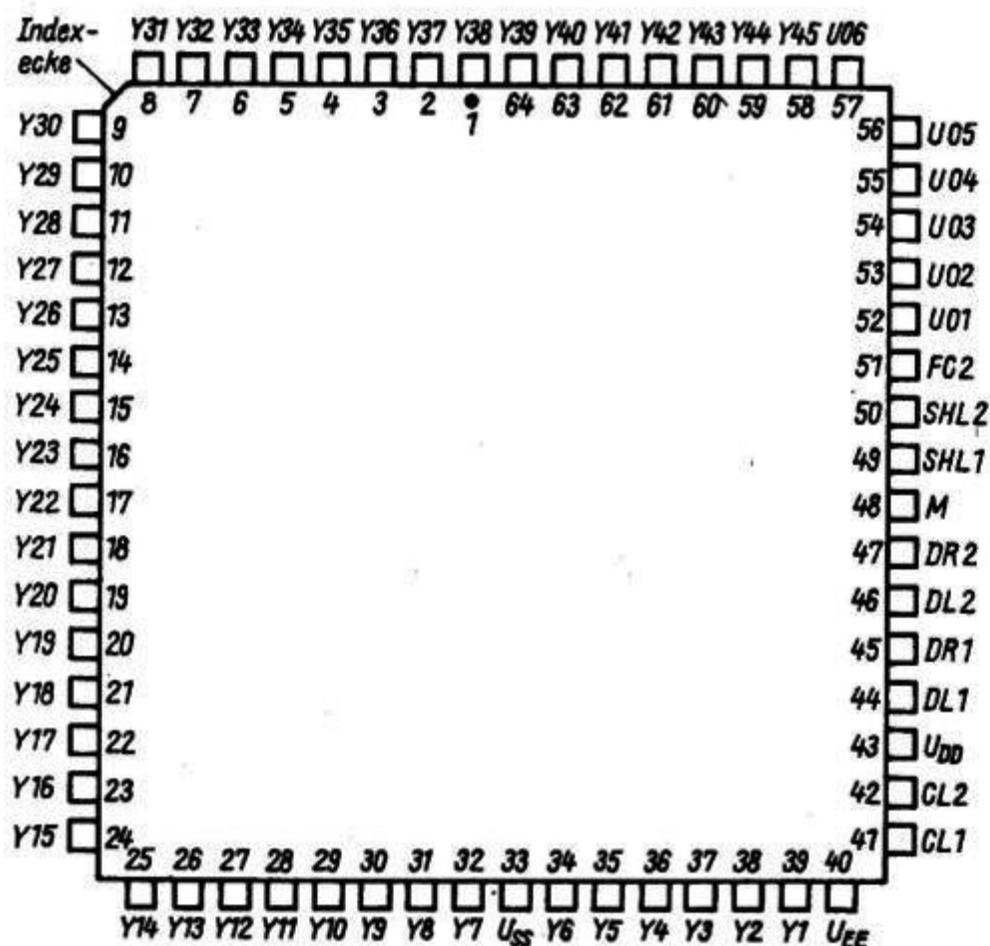


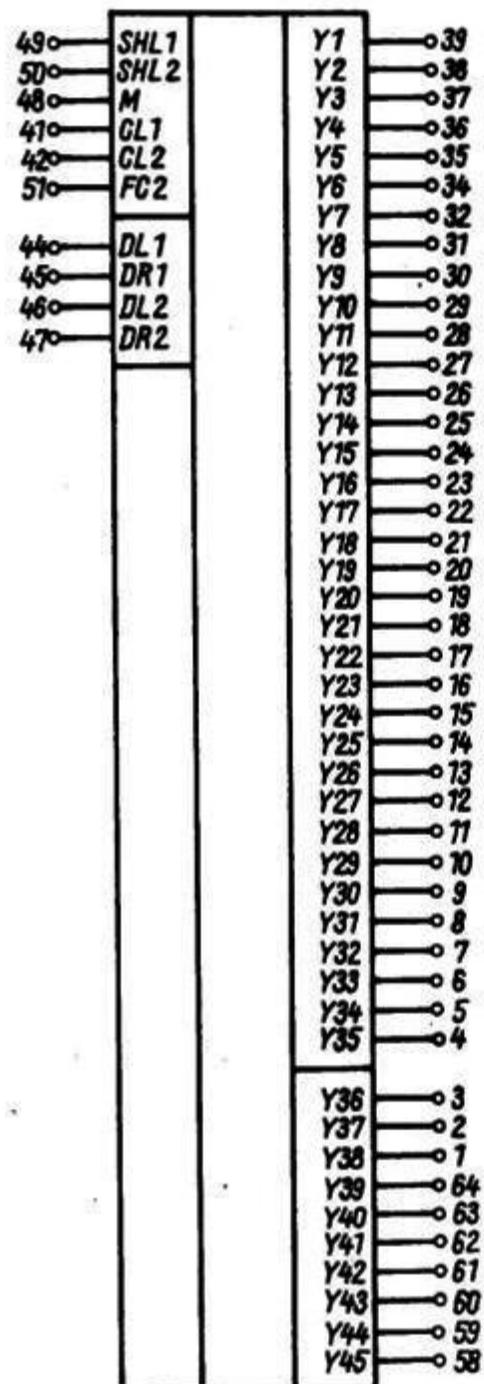
# U 714 P

Schaltkreis speziell zur Ansteuerung von Flüssigkristallpunktmatrixanzeigen. Der kaskadierbare Schaltkreis ist Teil eines LCD-Punktmatrixdisplays, welches im VEB Werk für Fernsehelektronik Berlin hergestellt wird.



Anschlußbelegung

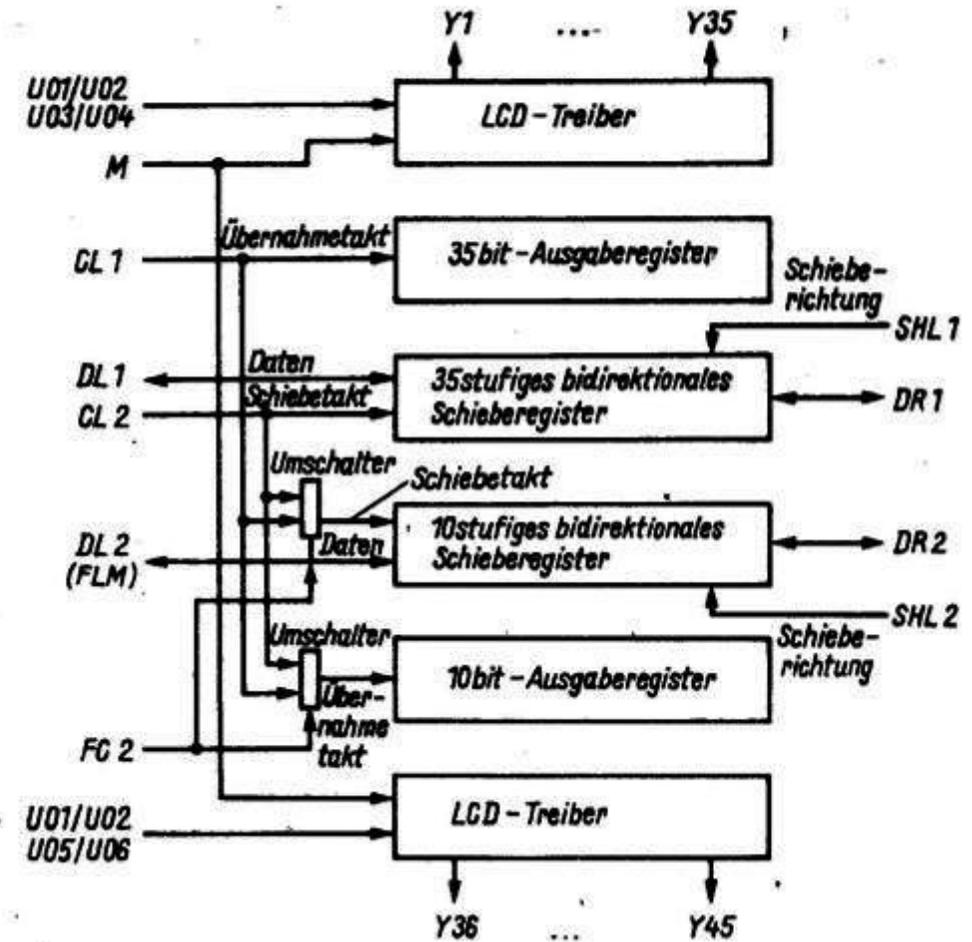
## Schaltungskurzzeichen



### Anschlußbezeichnungen

U <sub>DD</sub>	Betriebsspannung für Logik
U <sub>EE</sub>	Betriebsspannung für LCD-Treiber
U <sub>SS</sub>	Bezugspotential
U 1, U 2	Betriebsspannung für LCD-Treiber (ausgewählte Zeile bzw. Spalte) Blöcke 1 und 2
U 3, U 4	Betriebsspannung für LCD-Treiberblock 1 (nicht ausgewählt)
U 5, U 6	Betriebsspannung für LCD-Treiberblock 2 (nicht ausgewählt)
SHL 1	Eingang für Schieberichtung Block 1
SHL 2	Eingang für Schieberichtung Block 2
DL 1, DR 1	Datenein-/ausgang vom Block 1
DL 2, DR 2	Datenein-/ausgang vom Block 2
M	Eingang des Wecksignals für LCD-Treiber
CL 1	Eingang des Übernahmetaktes für Ausgaberegister, highaktiv
CL 2	Eingang des Schiebetaktes für Schieberegister, highaktiv
FC 2	Eingang des Moduls für Block 1
Y 1 bis Y 35	LCD-TreiberAusgänge des Blockes 1
Y 36 bis Y 45	LCD-TreiberAusgänge des Blockes 2

### Blockschaltung



### Grenzwerte

		min	max	
Betriebsspannung für Logik	U <sub>DD</sub>	-7,0	+0,3	V
Betriebsspannung für LCD-Treiber	U <sub>EE</sub>	-13,0	+0,3	V
Eingangsspannung	U <sub>I</sub>	U <sub>DD</sub> - 0,3	+0,3	V
Logertemperatur	θ <sub>stg</sub>	-40	125	°C

Statische Kennwerte	$(\theta_a = 0 \dots 70^\circ\text{C})$	Meßbed.			
			min	max	
Betriebsspannung Logik	$U_{DD}$		-5,25	-4,75	V
Betriebsspannung für LCD-Treiber	$U_{EE}$		-11	-9	V
Eingangsspannung H	$U_{IH}$		$0,3 \times U_{DD}$		V
Eingangsspannung L	$U_{IL}$		$0,7 \times U_{DD}$		V
Ausgangsspannung H	$U_{OH}$		-0,4		V
Ausgangsspannung L	$U_{OL}$	$I = 0,4 \text{ mA}$	$U_{DD}$	+0,4	V
Stromaufnahme $U_{DD}$	$I_{DD}$	$f = 400 \text{ kHz}$		2	mA
Stromaufnahme $U_{EE}$	$I_{EE}$	$f = 1 \text{ kHz},$ ohne $C_L$		10	$\mu\text{A}$
Spannungsabfall (zwischen $U_I$ und $Y_K$ je Block, dabei 0,05 mA an allen übrigen $Y_K$ )	$U_{d2}$			1,5	V
Spannungsabfall (zwischen $U_I$ und $Y_K$ dabei 0,1 mA an einer $Y_K$ )	$U_{d1}$			1,1	V
Eingangsreststrom ( $I_{IL}$ )				5	$\mu\text{A}$
Ausgangsspannung H an DL 1, DL 2, DR 1, DR 2	$U_{OH}$		-0,6		V
Ausgangsspannung L an DL 1, DL 2, DR 1, DR 2	$U_{OL}$			-4,15	V

Dynamische Kennwerte			
		min.	max.
Breite der Taktphase H an CL 1, CL 2	$t_{CWH}$	800	ns
Breite der Taktphase L an CL 1, CL 2	$t_{CWL}$	800	ns
Breite des Taktes	$t_S$	300	ns
Datenhaltezeit an DL 1, DL 2, DR 1, DR 2	$t_H$	200	ns
Datenverzögerungszeit an DL 1, DL 2, DR 1, DR 2	$t_{pd}$		500 $\times C_L = 15 \text{ pF}$ ns
Taktsetupzeit Schiebetakt vor Übernahmetakt Spaltenansteuerung	$t_{SL}$	500	ns
Taktsetupzeit Schiebetakt vor Übernahmetakt vor nächstem Schiebetakt Spaltenansteuerung	$t_{CV}$	300	ns
Breite der Taktphasen an CL 1, CL 2	$t_{CWH},$ $t_{CWL}$	800	ns
Datensetzzeit an D 1, D 2, DL, DR	$t_S$	300	ns
Datenhaltezeit an D 1, D 2, DL, DR	$t_H$	200	ns
Datenverzögerungszeit D 1, D 2, DL, DR	$t_{pd}$		500 ns
Taktsetupzeiten	$t_{SL}$ $t_{LS}$ $t_{CV}$	500	ns