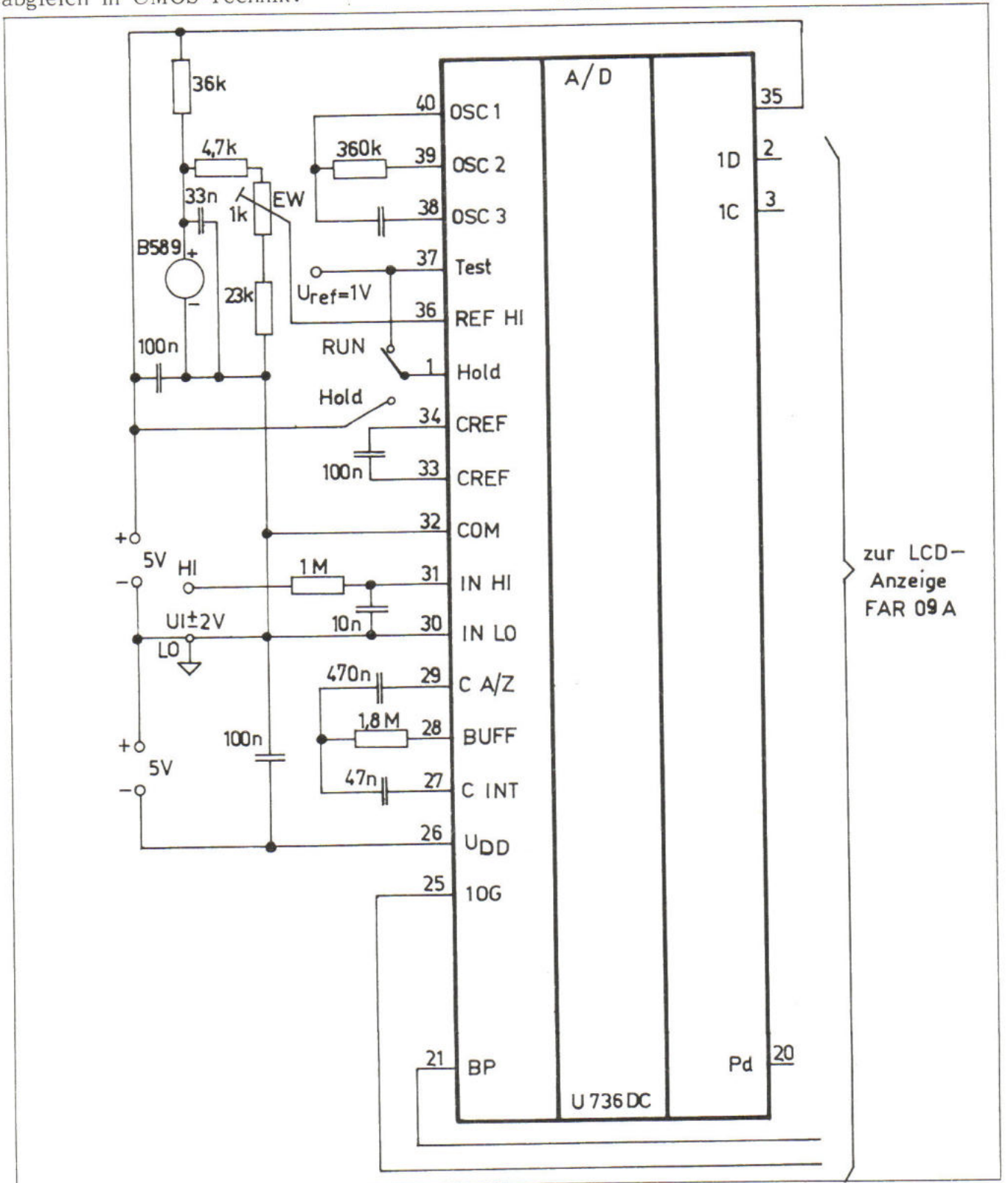


# U 736 DC

# CMOS 3 1/2-Digit-Analog-Digital-Wandler

Der U 736 DC ist ein integrierter vollständiger 3 1/2-Digit-Analog-Digital-Wandler mit Hold-Betrieb nach dem Zweiflankenverfahren mit automatischem Nullpunkt-  
abgleich in CMOS-Technik. Bauform: A2OE (DIP 40, Raster: 2,54)



**Applikationsschaltung** Versorgung des U 736 DC mit  $\pm 5\text{ V}$   
externe Referenzspannung ( $U_{E\text{max.}} = \pm 2\text{ V}$ )

### Außenbeschaltung:

Der U 736 DC wird mit derselben Außenbeschaltung betrieben wie der C 7136 D, zu beachten ist Anschluß 1 = Hold und Anschluß 35 =  $U_{SS}$ . Der Hold-Anschluß ist ein digitaler Eingang mit einer Schwellspannung, die in der Mitte zwischen  $U_{SS}$  und TEST liegt. Unabhängig vom Pegel am Hold-Anschluß werden Wandlungen durchgeführt. Liegt der Hold-Anschluß an  $U_{SS}$ , wird die Aufdatierung des Anzeigespeichers gesperrt. Bei Anlegen von niedrigem Potential erfolgt eine Aufdatierung am Ende eines jeden Wandlungszyklus. Im Hold-Betrieb wird die niedrigste Verlustleistung erreicht. Der Hold-Anschluß ist CMOS-kompatibel und kann mit einem Schalter zwischen TEST und  $U_{SS}$  betrieben werden. Ein offener Hold-Anschluß wirkt wie Low-Potential (interner pull down). Der Eingang REFL0 entfällt. Die Referenzspannung kann zwischen REFHI und COMMON angelegt werden.

### Grenzwerte

Grenzwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	$U_{SS}$	0	+15	V
Analogeingangsspannungen	$U_{I30}$ $U_{I31}$	$U_{DD}$	$U_{SS}$	V
Eingangsspannung bei externer Taktung an OSC1	$U_{I40}$	$U_{TEST}$	$U_{SS}$	V

Der Eingangsspannungsbereich darf an INHI und INLO bei Begrenzung des Eingangsstromes auf  $\leq 100 \mu A$  überschritten werden.

### Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	$U_{SS}$			9		V
Büfferungsausgangsstrom	$I_{OBUFF}$				1	$\mu A$
Umgebungstemperatur	$T_a$		0	+25	+70	$^{\circ}C$
Taktfrequenz	$f_{OSZ}$			50	64	kHz