mikroelektronik

Information



DL 112 D

Internationaler Vergleichstyp: SN 74 LS 112 N

Zweifach JK-Flip-Flop in Low-Power-Schottky-Technologie

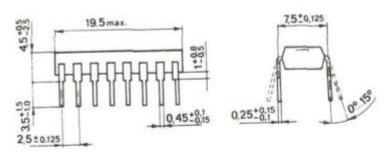
Der DL 112 D enthält zwei flankengetriggerte JK-Flip-Flops mit Setz- und Rücksetzeingang. Die Information an den Eingängen J und K wird mit der H-L-Flanke des Taktimpulses an die Ausgänge übertragen.

Gehäuse: DIL-Plast

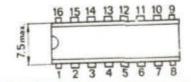
Bauform: 21.1.1.2.16 nach TGL 26713

Masse: ≤ 1,5 g

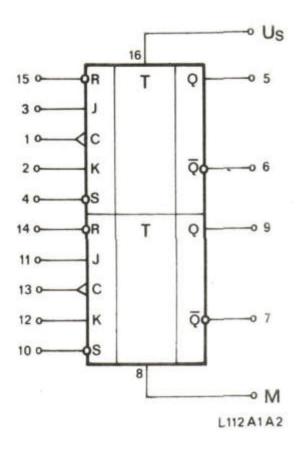
Abmessungen in mm:

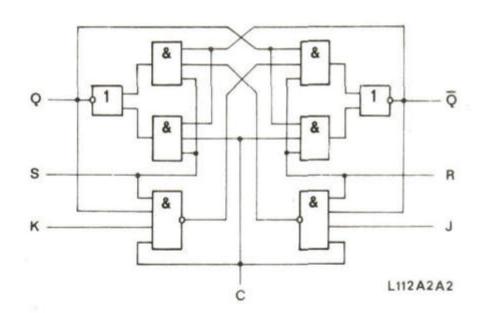


21.1.1.2.16 TGL 26713

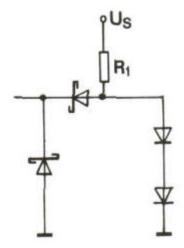


Anschlußbelegung und logisches Schaltbild:





Eingangsstufe:

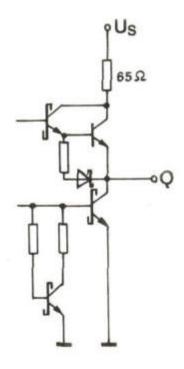


 $J, K: R_1 = 17 k\Omega$

 $R,S,C:R_1=8,25\,k\Omega$

L112A3A2

Ausgangsstufe:



Logiktabelle:

Eingänge			Ausgänge		 			
S	R	С	J	K	Q	$\overline{\Omega}$		
L	Н	X	Х	X	H	L		
H	L	X	X	X	L	H		
L	L	X	X	X	H ³⁾	H1)		
Н	H	1	L	L	$Q_{(tn)}$	$\overline{Q}_{(tn)}$		
Н	H	İ	H	L	Н	L		
Н	Н	Ĭ	L	H	L	Н		
H	H	Ĭ	H	H	$\overline{Q}_{(tn)}$	$Q_{(tn)}$		
Н	H	H	X	X	$Q_{(tn)}$	$\overline{Q}_{(tn)}$		

¹⁾ Zustand instabil

Grenzwerte, gültig für den Betriebstemperaturbereich:

		min.	max.	
Betriebsspannung	Us	0	7	V
Eingangsspannung für Diodeneingänge	Uı		7	V
Betriebstemperaturbereich	va ·	0	+70	°C

Betriebsbedingungen:

		min.	max.	
Betriebsspannung	Us	4,75	5,25	V
Umgebungstemperatur	ϑa	0	+70	°C
H-Ausgangsstrom	$-I_{OH}$		400	μΑ
L-Ausgangsstrom	IOL		8	mA
Taktfrequenz	$f_{\mathbb{C}}$	0	30	MHz
Impulsbreite	t_W			
Takt High		20		ns
S oder R Low		25		ns
Voreinstellzeit	t_{SU}	20		ns
Haltezeit	t _n	0		

H-L-Flanke

t_n Zeitpunkt vor der H-L-Flanke

Statische Kennwerte ($\vartheta_a = 0 \text{ bis } +70^{\circ}\text{C}$):

		min.	max.	
Eingangsspannung Einstellwerte wie Betriebsbedingungen	U _{IH} U _{IL}	2	0,8	V
Eingangsclampingspannung $U_S = 4,75 \text{ V}, -I_I = 18 \text{ mA}$	-U _{IK}		1,5	V
Ausgangsspannung $U_S=4,75~V,~U_{IL}=0,8~V,~U_{IH}=2~V\\ -I_{OH}=400~\mu A\\ I_{OL}=8~m A$	U _{OH} U _{OL}	2,7	0,5	V
$I_{OL} = 4 \text{ mA}$ H-Eingangsstrom $U_S = 5,25 \text{ V}$ Eingänge J, K $U_{IH} = 2,7 \text{ V}$ $U_{IH} = 7 \text{ V}$	I _{IH}		20 100	μΑ μΑ
Eingänge R, S $U_{IH} = 2,7 \text{ V}$ $U_{IH} = 7 \text{ V}$	I _{IH}		60 300	μA μA
Eingang C U _{IH} = 2,7 V U _{IH} = 7 V	I _{IH}		80 400	μA μA
L-Eingangsstrom $U_S = 5,25 \text{ V}, U_{1L} = 0,4 \text{ V}$ Eingänge J, K Eingänge R, S, C	$-I_{1L}$		360 720	μA μA
Ausgangskurzschlußstrom ²⁾ $U_S = 5,25 \text{ V}$	$-I_{OS}$	20	100	mA
Stromaufnahme ³⁾ $U_S = 5,25 \text{ V}$	Is		6	mA

Nicht mehr als ein Ausgang gleichzeitig;
 Dauer des Kurzschlusses < 1 s

³⁾ I_S – Messung bei H an Q und \overline{Q} (nacheinander), Takteingang während der Messung auf Masse.

Dynamische Kennwerte ($\vartheta_a = 25^{\circ}C - 5 \text{ K}, U_S = 5 \text{ V}$)

		min.	max.	
Signalverzögerungszeit für Übergang nach H am Ausgang ⁴⁾	t _{pLH}		20	ns
L am Ausgang ⁴⁾ $C_L = 15 \text{ pF}, R_L = 2 \text{ k}\Omega$	$t_{\rm pHL}$		20	ns
max. Taktfrequenz $C_L = 15 \text{ pF}, R_L = 2 \text{ k}\Omega, \vartheta_a = 0 \text{ bis } +70 ^{\circ}\text{C}$	f_{max}	30		MHz

4) Eingänge R, S oder C; Ausgänge Q oder Q

Nach IEC-Empfehlung und RGW-Standard ist anstelle U_S , I_S U_{CC} , I_{CC} zu setzen.

Bestellbezeichnung: Integrierter Schaltkreis DL 112 D





veb halbleiterwerk frankfurt/oder betrieb im veb kombinat mikroelektronik DDR 1200 Frankfurt/Oder - Telefon 4 60



Volkseigener Außenhandelsbetrieb d Deutschen Demokratischen Repub DDR - 1026 Berlin, Alexanderplatz Telex: BLN 114721 elei, Telefon: 218