

DL 194 D

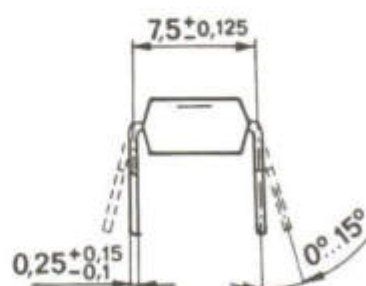
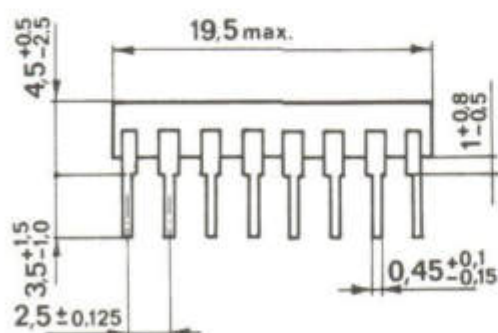
Vergleichstyp: **SN 74 LS 194 N**

Bidirektionales 4-bit-Universalschieberegister

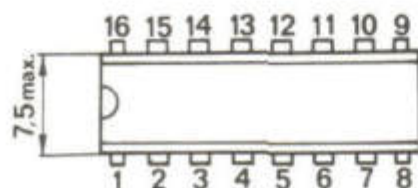
Vorläufige technische Daten

Gehäuse: 16poliges Plastgehäuse

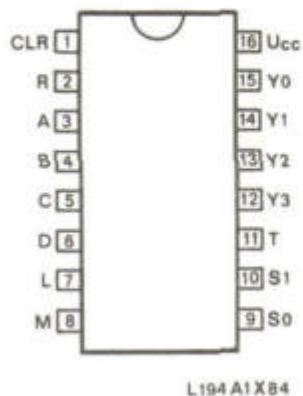
Bauform: 21.1.1.2.16



21.1.1.2.16 TGL 26713

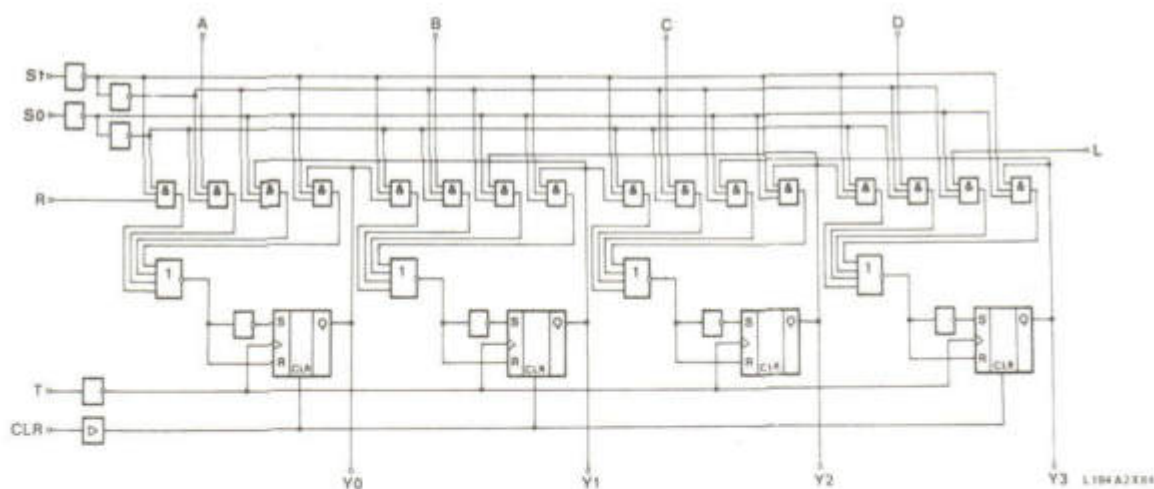


Anschlußbelegung:



Y: Ausgänge
 R: serieller Eingang für Rechtsschieben
 L: serieller Eingang für Linksschieben
 CLR: Clear-Eingang
 A, B, C, D: Paralleleingänge
 S0, S1: Steuereingänge für Betriebsart
 T: Takteingang

Logisches Schaltbild:



Funktionsbeschreibung und logische Funktion:

Der Schaltkreis DL 194 D ist ein bidirektionales 4-bit-Schieberegister für universelle Anwendungsfälle. Neben dem Links- und Rechtsschiebebetrieb gestattet es paralleles Einlesen der 4-bit-Information sowie das Herstellen eines passiven Zustandes, in dem die zuletzt eingeschriebene Information trotz weiterer Taktflanken erhalten bleibt und an den Ausgängen zur Verfügung steht.

Jedes der vier taktflankengesteuerten RS-FF's wird von einer Torschaltung mit 4 Eingängen angesteuert. Je nach anliegender Adresse an S0, S1 wird einer dieser Eingänge für das einzuschreibende Datensignal freigegeben:

S1 S0

H	H	– Datensignal von Paralleleingängen
L	H	– Datensignal von R bzw. vom vorhergehenden Ausgang (Rechtsschieben)
H	L	– Datensignal von L bzw. vom folgenden Ausgang (Linksschieben)
L	L	– Datensignal von eigenen Ausgang (Beibehalten der alten Information)

Die FF's schalten mit der LH-Flanke am T-Eingang.

Mit CLR = LOW lassen sich alle 4 FF's aus LOW-Pegel an den Ausgängen zurücksetzen. Dieser Eingang hat die höchste Priorität.

Funktionstabelle des DL 194 D:

Eingänge										Ausgänge			
CLEAR	Betriebsart		Takt	Serielle Eingänge		Parallel-eingänge							
CLR	S1	S0	T	L	R	A	B	C	D	Y0	Y1	Y2	Y3
L	X	X	X	X	X	X	X	X	X	L	L	L	L
H	X	X	L	X	X	X	X	X	X	$Y_{0(t-1)}$	$Y_{1(t-1)}$	$Y_{2(t-1)}$	$Y_{3(t-1)}$
H	H	H	↑	X	X	a	b	c	d	a	b	c	d
H	L	H	↑	X	r	X	X	X	X	r	$Y_{0(t-1)}$	$Y_{1(t-1)}$	$Y_{2(t-1)}$
H	H	L	↑	l	X	X	X	X	X	$Y_{1(t-1)}$	$Y_{2(t-1)}$	$Y_{3(t-1)}$	l
H	L	L	X	X	X	X	X	X	X	$Y_{0(t-1)}$	$Y_{1(t-1)}$	$Y_{2(t-1)}$	$Y_{3(t-1)}$

X: beliebiger Zustand

↑ LH-Flanke

a, b, c, d: Statischer H- oder L-Pegel während der LH-Flanke

Betriebsbedingungen:

		min.	typ.	max.	
Betriebsspannung	U_{CC}	4,75	5	5,25	V
Umgebungstemperatur	ϑ_a	0		70	°C
H-Ausgangsstrom	$-I_{OH}$			0,4	mA
L-Ausgangsstrom	I_{OL}			8	mA
H-Eingangsspannung	U_{IH}	2			V
L-Eingangsspannung	U_{IL}			0,8	V
Impulsbreite für Takt- und Rücksetzimpulse	t_w	20			ns
Voreinstellzeit für S0, S1	t_{SU}	30			ns
für A, B, C, D, L, R	t_{SU}	20			ns
für Rücksetz-LH-Flanke an CLR	t_{SU}	25			ns
Haltezeit	t_h	0			

Statische Kennwerte (gültig für $\vartheta_a = 0 \dots 70^\circ\text{C}$):

		min.	max.	
Eingangslämpingspannung $U_{CC} = 4,75\text{ V}$ $-I_I = 18\text{ mA}$	$-U_{IK}$		1,5	V
H-Ausgangsspannung $U_{CC} = 4,75\text{ V}$ $U_{IH} = 2,0\text{ V}$ $U_{IL} = 0,8\text{ V}$ $-I_{OH} = 0,4\text{ mA}$	U_{OH}	2,7		V
L-Ausgangsspannung $U_{CC} = 4,75\text{ V}; I_{OL} = 4\text{ mA}$ $U_{IH} = 2,0\text{ V}$ $U_{IL} = 0,8\text{ V}; I_{OL} = 8\text{ mA}$	U_{OL}		0,4	V
			0,5	V
H-Eingangsstrom $U_{CC} = 5,25\text{ V}; U_{IH} = 2,7\text{ V}$ $U_{IH} = 7\text{ V}$	I_{IH}		20	μA
			100	μA
L-Eingangsstrom ²⁾ $U_{CC} = 5,25\text{ V}$ $U_{IL} = 0,4\text{ V}$	$-I_{IL}$		360	μA
Ausgangskurzschlußstrom ¹⁾ $U_{CC} = 5,25\text{ V}$	$-I_{OS}$	30	130	mA
Stromaufnahme des Schaltkreises $U_{CC} = 5,25\text{ V}$	I_{CC}		23	mA

¹⁾ Nicht mehr als 1 Ausgang gleichzeitig kurzschließen.
Dauer des Kurzschlusses $< 1\text{ s}$.

²⁾ Für die Messung der Eingänge A, B, C, D ist S0, S1 auf H-Pegel zu legen. Für die Messung des Eingangs L ist S0 auf L-Pegel und S1 auf H-Pegel zu legen. Für die Messung des Einganges R ist S0 auf H-Pegel und S1 auf L-Pegel zu legen.

Dynamische Kennwerte (gültig für $\vartheta_a = 25^\circ\text{C} \pm 5\text{ K}$, $U_{CC} = 5\text{ V}$):

	von	nach		min.	max.
Verzögerungszeit für HL-Übergang am Ausgang	T	Y	t_{pHL}		
$U_{IL} = 0\text{ V}$				27	ns
$U_{IH} = 4,5\text{ V}$					
$R_L = 500\ \Omega$					
$C_L = 50\text{ pF}$					
Verzögerungszeit für LH-Übergang am Ausgang	T	Y	t_{pLH}	25	ns
	CLR	Y	t_{pHL}	31	ns
Taktfrequenz			f_T	25	MHz
$U_{CC} = 5\text{ V}$					

³⁾ A, B, C, D = LOW, S0, S1, CLR, L, R = HIGH vor Messung LH-Flanke an T.

Ag 05/044/85



veb halbleiterwerk frankfurt/oder
betrieb im veb kombinat mikroelektronik
 DDR 1200 Frankfurt/Oder – Telefon 4 60



elektronik
export·import

Volkseigener Außenhandelsbetrieb der
 Deutschen Demokratischen Republik
 DDR - 1026 Berlin, Alexanderplatz 6
 Haus der Elektroindustrie