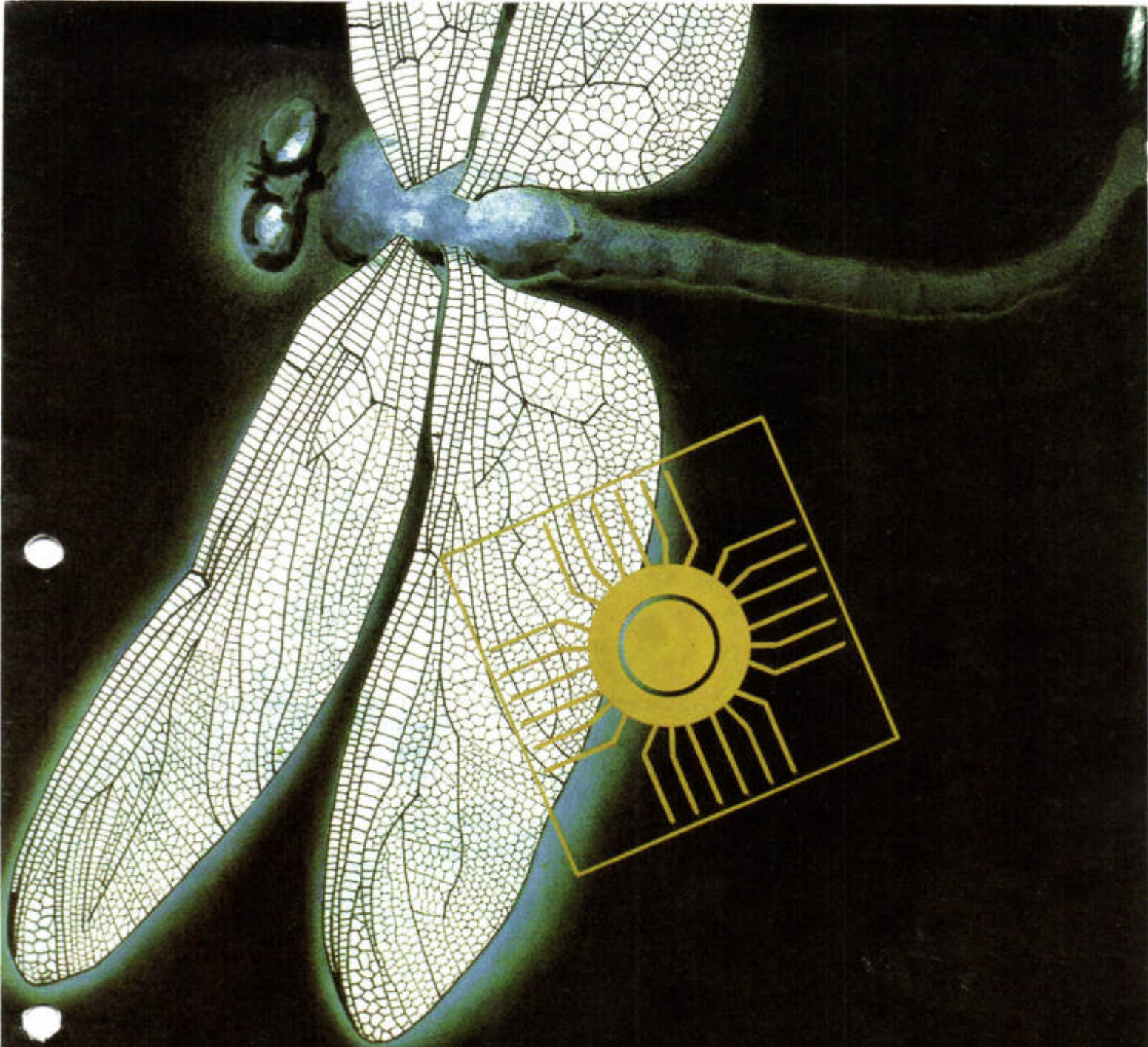




Полупроводниковые
интегральные
микросхемы

СЕРИИ
SERIES

KP544, K544, K744

Integrated
Circuits



ELORG

SSSR MOSKVA

**Полупроводниковые
интегральные микросхемы
серий KP544, K544, K744.
Операционные усилители
на основе полевых
с каналом n-типа
и биполярных транзисторов**

**Series KP544, K544, K744
Integrated Circuits.
N-Channel F.E.T/Bipolar
Transistor
Operational
Amplifiers**

Введение

Всесоюзное объединение „Электроноргтехника“ ЭЛОРГ предлагает на экспорт интегральные микросхемы серий KP544, K544, K744.

Каталог содержит сведения о номенклатуре, функциональном назначении, конструкции, электрических параметрах, условиях эксплуатации, электрических схемах и областях применения полупроводниковых интегральных микросхем серий KP544, K544, K744.

Используется совмещенная технология изготовления полевых с каналом n-типа и биполярных транзисторов.

Микросхемы отличаются высоким входным сопротивлением, низким уровнем низкочастотных шумов, имеют внутреннюю частотную коррекцию. В микросхемах типа K544УД2, KP544УД2 предусмотрена возможность включения и выключения внутренней коррекции путем замыкания или размыкания выводов 1 и 8.

Вследствие непрерывного совершенствования технологии параметры изделий могут отличаться в лучшую сторону от приведенных в каталоге.

Introduction

The Vsesojuznoje Objedinenije "Electronorgtechnika" (ELORG) offers integrated circuits of Series KP544, K544 and K744.

This Catalogue contains information on the nomenclature, functions, designs, electrical characteristics, operating conditions, schematic diagrams and applications of the Series KP544, K544, K744 ICs.

The N-channel field-effect transistors and bipolar transistors have been constructed with the compatible IC technique.

The ICs feature high input impedance, low audio-frequency noise and internal frequency compensation. The K544УД2 and KP544УД2 ICs have provision for switching the frequency compensation on and off by shorting or opening terminals 1 and 8.

As efforts are continually made to improve the product performance and dependability, minor changes may be introduced without special notice.

Область применения

Микросхемы применяются для построения функциональных узлов аналоговой и аналого-цифровой техники:

усилителей слабых сигналов переменного и постоянного тока от высокоомных датчиков (емкостных, пьезоэлектрических, фотоэлектрических);

усилителей напряжения низких и инфранизких частот;

активных фильтров низких и инфранизких частот;

интеграторов с большими постоянными времени, интеграторов малых токов;

схем запоминания и хранения аналоговых сигналов.

Applications

The ICs are used for building up many different functional units of analog and analog-digital circuits, such as: amplifiers for small AC and DC signals from high impedance transducers of capacitive, piezoelectric or photoelectric type;

audio-frequency and subaudio-frequency voltage amplifiers;

audio-frequency and subaudio-frequency active filters;

high time constant integrators, small current integrators;

analog memories and stores.

Номенклатура, функциональное назначение и конструкция

Nomenclature, Function and Design

Тип Type	Функциональное назначение Function	Тип корпуса Case	Количество изделий в единице упаковки Number of elements in package
КР544УД1А КР544УД1Б	Усилитель операционный дифференциальный с высоким входным сопротивлением	2101.8-1 (пластмассовый) (plastic)	190
К544УД1А К544УД1Б	High input impedance operational differential amplifier	302.8-1 (металлостеклянный) (metal-and-glass)	100
КР544УД2А КР544УД2Б КР544УД2В	Усилитель операционный дифференциальный широкополосный с высоким входным сопротивлением и повышенным быстродействием	2101.8-1 (пластмассовый) (plastic)	190
К544УД2А К544УД2Б К544УД2В	Wide-band, high-input impedance, very fast operational differential amplifier	302.8-1 (металлостеклянный) (metal-and-glass)	100
К744УД1А-1 К744УД1Б-1	Усилитель операционный дифференциальный с высоким входным сопротивлением High-input impedance operational differential amplifier	Бескорпусное исполнение с гибкими выводами Caseless, with flexible leads	20

Габаритные и присоединительные размеры корпусов микросхем серий КР544 и К544 приведены на рис. 1, 2, кристаллов микросхем серии К744 – на рис. 5. Электрические схемы микросхем показаны на рис. 3, 4, 6.

The overall and connection dimensions of the encased ICs of Series КР544 and К544 are given in Figs 1 and 2. The overall and connection dimensions of the Series К744 IC chips are shown in Fig. 5. The schematic diagrams of the ICs are shown in Figs 3, 4 and 6.

Напряжение источников питания

Supply Voltages

КР544УД1А КР544УД1Б	К544УД1А К544УД1Б	КР544УД2А КР544УД2Б КР544УД2В	К544УД2А К544УД2Б К544УД2В	К744УД1А-1 К744УД1Б-1
+ 15 ± 0,75 V – 15 ± 0,75 V	+ 15 ± 1,5 V – 15 ± 1,5 V	+ 15 ± 1,5 V – 15 ± 1,5 V	+ 15 ± 1,5 V – 15 ± 1,5 V	+ 15 ± 1,5 V – 15 ± 1,5 V

Напряжения источников питания могут быть снижены у микросхем КР544УД2, К544УД2 до 6 В, у остальных – до 8 В; при этом электрические параметры не нормируются.

The supply voltages may be reduced to 6 V for the КР544УД2 and К544УД2 ICs and to 8 V for all other ICs; the IC electrical characteristics in this case are not specified.

Основные данные

Basic Characteristics

Электрические параметры Electrical characteristics	КР544УД1А К544УД1А	КР544УД1Б К544УД1Б
1	2	3
Коэффициент усиления напряжения, не менее Voltage gain, at least	100 000	50 000
Напряжение смещения, мВ, не более Offset voltage, mV, at most	20	30
Температурный коэффициент напряжения смещения, мкВ/°С, не более Offset voltage temperature drift, $\mu\text{V}/^\circ\text{C}$, at most	30	50
Средний входной ток, нА, не более Input current, nA, at most	0,05	0,1
Разность входных токов, нА, не более Differential input current, nA, at most	0,02	0,1
Приведенное ко входу напряжение шума в полосе частот от 0,1 до 10 Гц, мкВ эфф., не более Noise voltage referred to input at frequencies from 0.1 to 10 Hz, $\mu\text{V r.m.s.}$, at most	5	80
Коэффициент ослабления синфазных входных напряжений, дБ, не менее Common-mode rejection ratio, dB, at least	100	150
Коэффициент влияния нестабильности источников питания на напряжение смещения, мкВ/В, не более Effect of supply voltage variations on offset voltage, $\mu\text{V}/\text{V}$, at most	1	1
Частота единичного усиления, МГц, не менее Unity gain bandwidth factor, MHz, at least		

1	2	3
Скорость нарастания выходного напряжения, В/мкс, не менее Slew rate, V/ μ s, at least Диапазон выходного постоянного напряжения ($R_H=2$ кОм), В, не менее Output DC voltage ($R_H=2$ k Ω), V, at least Потребляемый ток мА, не более Current drain, mA, at most	5 -12...+12 3,5	4

1	2	3	4
Диапазон выходного постоянного напряжения, В Output DC voltage, V Потребляемый ток, мА, не более Current drain, mA, at most		-10...+10 7	

Электрические параметры Electrical characteristics	КР544УД2А K544УД2А	КР544УД2Б K544УД2Б	КР544УД2В K544УД2В
1	2	3	4
Коэффициент усиления напряжения, не менее Voltage gain, at least Средний входной ток, нА, не более Input current, nA, at most Напряжение смещения, мВ, не более Offset voltage, mV, at most Температурный коэффициент напряжения смещения, мкВ/°С, не более Offset voltage temperature drift, μ V/°C, at most Коэффициент ослабления синфазных входных напряжений, дБ, не менее Common-mode rejection ratio, dB, at least Коэффициент влияния нестабильности источников питания на напряжение смещения, мкВ/В, не более Effect of supply voltage variations on offset voltage, μ V/V, at most Частота единичного усиления (при $C_H=75$ пФ), МГц, не менее Unity gain bandwidth factor (at $C_H=75$ pF), MHz, at least Скорость нарастания выходного напряжения (при $C_H=75$ пФ), В/мкс, не менее Slew rate (at $C_H=75$ pF), V/ μ s, at least	20 000 0,1 30 50 20	10 000 0,5 50 100 70 300 15 20	20 000 1 50 100 100 10

Электрические параметры Electrical characteristics	К744УД1А-1	К744УД1Б-1
1	2	3
Коэффициент усиления напряжения, не менее Voltage gain, at least Средний входной ток, нА, не более Input current, nA, at most Разность входных токов, нА, не более Differential input current, nA, at most Напряжение смещения, мВ, не более Offset voltage, mV, at most Температурный коэффициент напряжения смещения, мкВ/°С, не более Offset voltage temperature drift, μ V/°C, at most Нормированная э.д.с. шума (на частоте 120 Гц), нВ/ $\sqrt$ Гц, не более Normalized noise e.m.f. (at 120 Hz), nV/ $\sqrt$ Hz, at most Коэффициент ослабления синфазных входных напряжений, дБ, не менее Common-mode rejection ratio, dB, at least Коэффициент влияния нестабильности источников питания на напряжение смещения, мкВ/В, не более Effect of supply voltage variations on offset voltage, μ V/V, at most Частота единичного усиления, МГц, не менее Unity gain bandwidth factor, MHz, at most Скорость нарастания выходного напряжения, В/мкс, не менее Slew rate, V/ μ s, at least Диапазон выходного постоянного напряжения, В Output DC voltage, V Потребляемый ток, мА, не более Current drain, mA, at most	100 000 0,02 0,01 30 50 100 80 150 1 5 -12...+12 3,5	100 000 0,1 0,1 200 4

Условия эксплуатации Operating Conditions

Серия микросхемы Series	Интервал рабочих температур, °С Operating temperature range, °C	Относительная влажность при температуре 25 °С, % Relative humidity at 25 °C, %	Вибрация с ускорением 10 г в диапазоне частот, Гц Frequency of vibration with acceleration 10 g, Hz	Линейные нагрузки с ускорением, г Linear load acceleration, g	Многочисленные удары с ускорением, г Multiple impact acceleration, g
КР544 K544 К744	-45...+70	98 98 *	1—600	25	75

* Микросхемы серии К744 должны применяться в составе герметизированных функциональных узлов (микросхем, микроблоков и т.п.).

* The ICs of Series K744 are designed for use in sealed functional units (microcircuits, microassemblies, etc.).

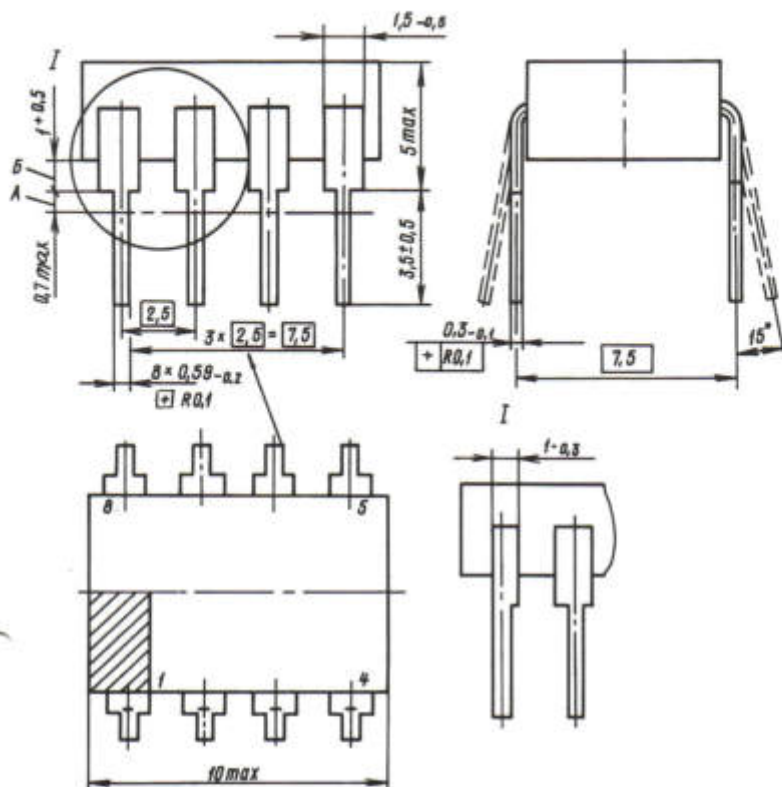


Рис. 1. Габаритный чертеж корпуса 2101.8-1 микросхем серии KP544

Примечания:

1. А – зона вывода, в пределах которой установлено смещение осей выводов от номинального расположения.
2. Б – длина вывода, обеспечивающая гарантийный зазор между плоскостью основания микросхемы и установочной плоскостью.
3. Размер 7,5 выполняется при установке ИС на печатную плату.
4. Форма выводов, ограниченная размерами 1,5-0,5 и 1,0-0,3 мм, не регламентируется.
5. Ключ ИС должен быть расположен в заштрихованной области.
6. Нумерация выводов показана условно.

* – восемь выводов.

Fig. 1. Dimensional Drawing of Case 2101.8-1 of the Series KP544 ICs

Note:

1. A is the zone of specified axial displacement of leads from their nominal arrangement.
2. B is the lead length ensuring minimum clearance between the IC base and the mounting surface.
3. Size 7.5 is to be realized when mounting the IC on a printed-circuit board.
4. The form of leads with size limits 1.5-0.5 mm and 1.0-0.3 mm is not specified.
5. The IC switch should be located in the shaded region.
6. The lead Nos are given schematically.

* – eight leads.

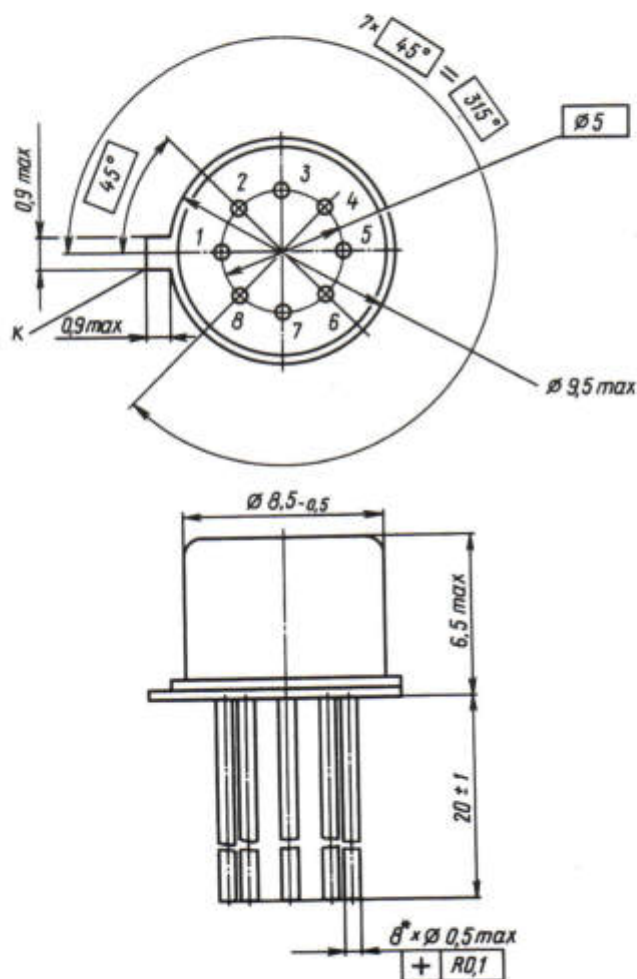


Рис. 2. Габаритный чертеж корпуса 302.8-1 микросхем серии K544

Примечания:

1. Смещение осей выводов от номинального расположения контролируется в плоскости основания корпуса.
2. Нумерация выводов показана условно.
3. Все выводы изолированы от корпуса.
4. Форма ключа (К) не регламентируется.

Fig. 2. Dimensional Drawing of Case 302.8-1 of the Series K544 ICs

Note:

1. The axial displacement of leads from their nominal arrangement is to be checked in the case base plane.
2. The lead Nos are given schematically.
3. All leads are insulated from case.
4. The form of switch (K) is not specified.

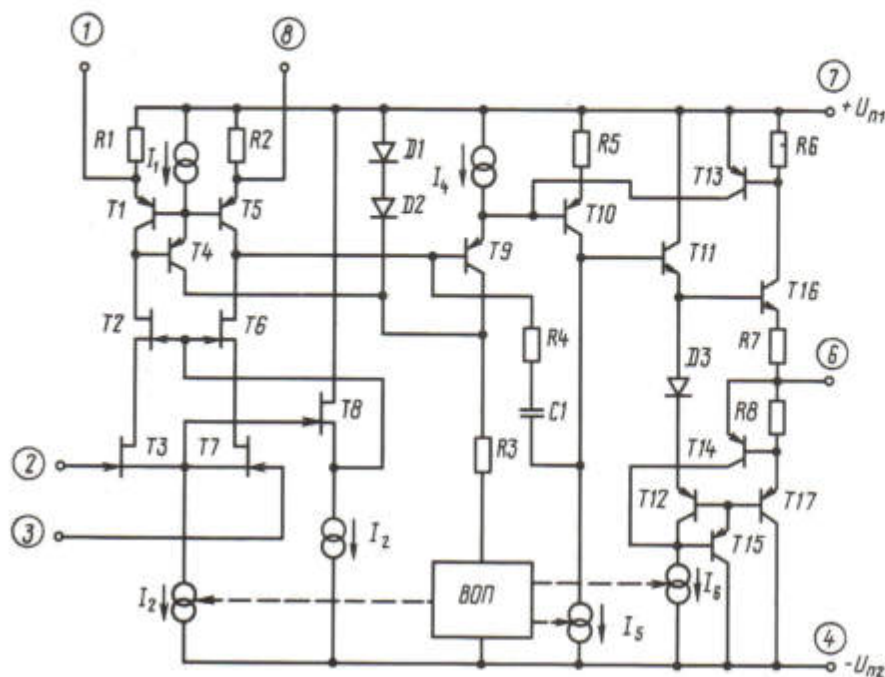


Рис. 3. Принципиальная электрическая схема микросхем КР544УД1, К544УД1.
ВОП – внутренний источник питания

Вы- вод	Назначение выводов	Вы- вод	Назначение выводов
①	Баланс	⑤	Свободный
②	Вход инвер- тирующий	⑥	Выход
③	Выход неин- вертирующий	⑦	Напряжение источника питания (+15 В)
④	Напряжение источника питания (-15 В)	⑧	Баланс

Fig. 3. Schematic Diagram of the KP544UD1 and K544UD1 ICs.
BOП is the internal power supply

Lead	Purpose	Lead	Purpose
①	Balance	⑤	No connection
②	Inverting input	⑥	Output
③	Non-inverting input	⑦	Supply voltage (+15 V)
④	Supply voltage (-15 V)	⑧	Balance

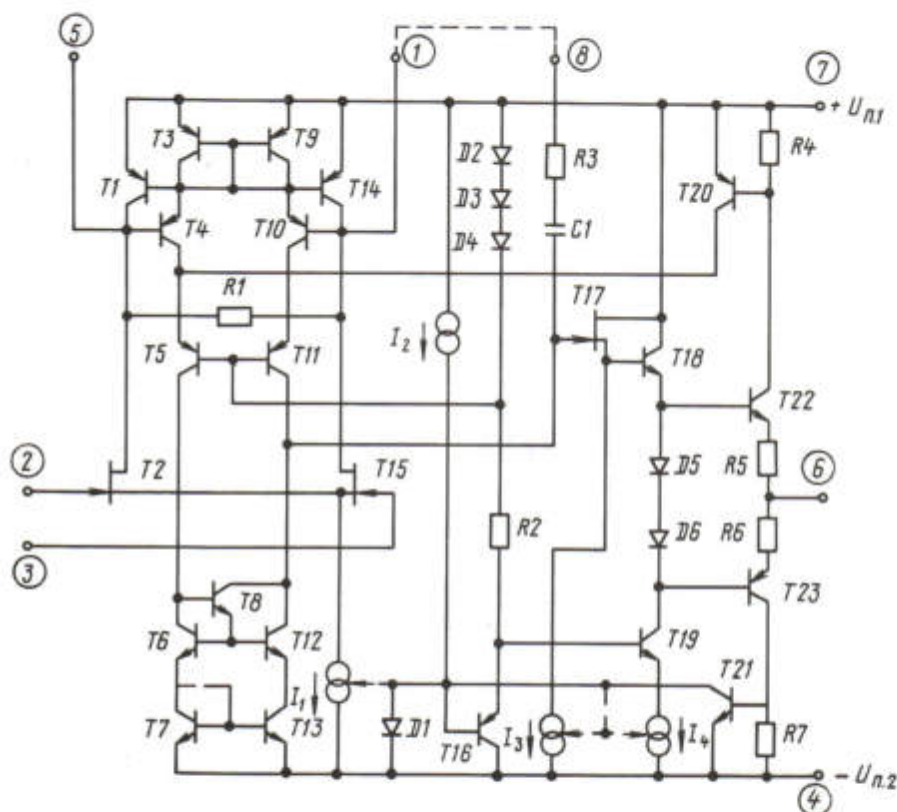


Рис. 4. Принципиальная электрическая схема микросхем КР544УД2, К544УД2

Fig. 4. Schematic Diagram of the KP544UD2 and K544UD2 ICs

Вывод	Назначение выводов	Вывод	Назначение выводов
①	Баланс, коррекция	⑤	Баланс
②	Вход инвертирующий	⑥	Выход
③	Вход неинвертирующий	⑦	Напряжение источника питания (+15 В)
④	Напряжение источника питания (-15 В)	⑧	Коррекция

Lead	Purpose	Lead	Purpose
①	Balance, compensation	⑤	Balance
②	Inverting input	⑥	Output
③	Non-inverting input	⑦	Supply voltage (+15 V)
④	Supply voltage (-15 V)	⑧	Compensation

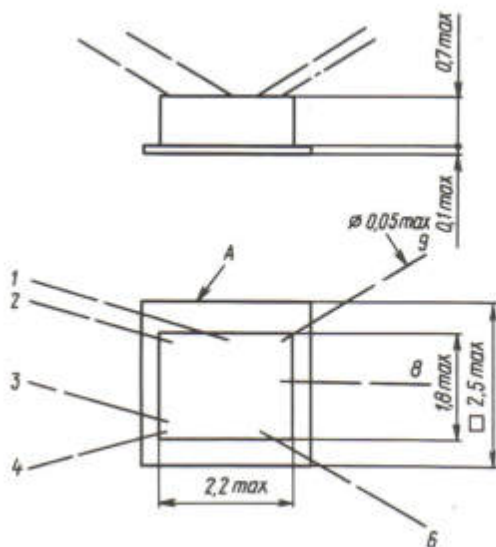


Рис. 5. Габаритные размеры кристалла микросхем К744УД1А-1, К744УД1Б-1

Примечания:

1. Смещение кристалла относительно контура А не должно превышать габаритных размеров.
2. Длина золотых выводов после демонтажа из индивидуальной тары не менее 4 мм.
3. Нумерация выводов показана условно.

Fig. 5. Dimensions of the K744UD1A-1 and K744UD1B-1 IC chips

Note:

1. Displacement of the chip with respect to outline A must not exceed the chip dimensions.
2. The length of gold leads is at least 4 mm after removal of chip from unit pack.
3. The lead Nos are given schematically.

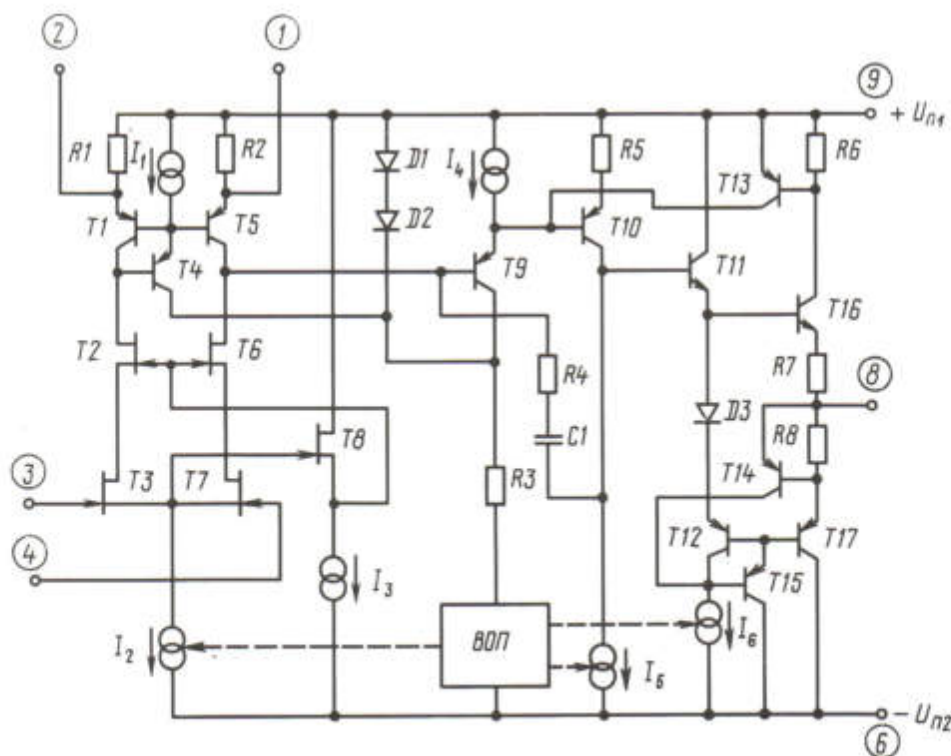


Рис. 6. Принципиальная электрическая схема микросхем К744УД1-1. ВОП – внутренний опорный источник

Fig. 6. Schematic Diagram of the K744UD1-1 IC. ВОП – internal reference source

Вывод	Назначение вывода
①, ②	Баланс
③	Вход инвертирующий
④	Вход неинвертирующий
⑥	Напряжение источника питания (– 15 В)
⑧	Выход
⑨	Напряжение источника питания (+ 15 В)
⑤, ⑦	Свободные

Terminal	Purpose
①, ②	Balance
③	Inverting input
④	Non-inverting input
⑥	Supply voltage (– 15 V)
⑧	Output
⑨	Supply voltage (+ 15 V)
⑤, ⑦	No connection

ТИПОВЫЕ ЗАВИСИМОСТИ ПАРАМЕТРОВ МИКРОСХЕМ

КР544УД1, К544УД1, К744УД1-1

TYPICAL DEPENDENCE CURVES OF THE КР544УД1, К544УД1 AND К744УД1-1 ICS

Режимы измерения указаны на рисунках. Обозначения: $U_{Н1} = U_{Н2}$ – напряжения источников питания при снятии зависимости устанавливаются равными по абсолютной величине R_H – сопротивление нагрузки; C_H – емкость нагрузки; T – температура окружающей среды; $K_{ООС}$ – коэффициент отрицательной обратной связи.

The measurement conditions are indicated in the figures. Symbols: $U_{Н1} = U_{Н2}$ – supply voltages which are set equal in absolute values for measurements, R_H – load resistance, C_H – load capacitance, T – ambient temperature, $K_{ООС}$ – negative feedback factor.

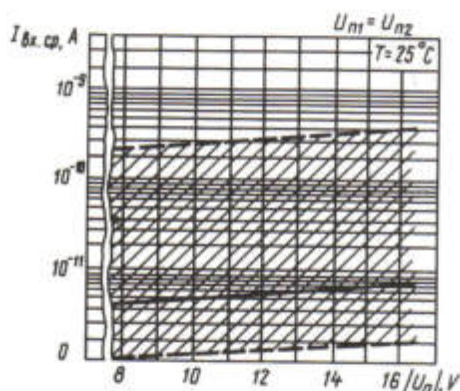


Рис. 7. Область изменения среднего входного тока ($I_{вх, ср.}$) в зависимости от напряжений источника питания (U_H) (границы 95 % разброса)

Fig. 7. Input Current ($I_{вх, ср.}$) Against Supply Voltage (U_H) (95 % spread region)

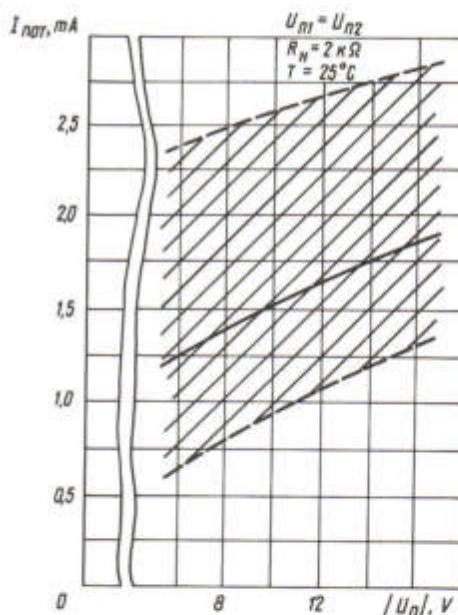


Рис. 9. Область изменения потребляемого тока ($I_{пот.}$) в зависимости от напряжения питания (U_H) (границы 95 % разброса)

Fig. 9. Current Drain ($I_{пот.}$) Against Supply Voltage (U_H) (95 % spread region)

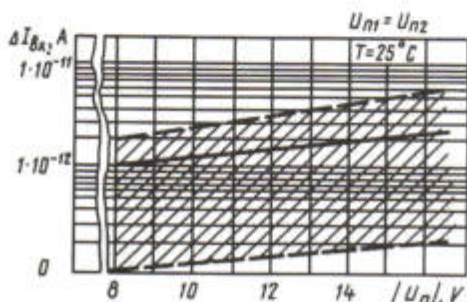
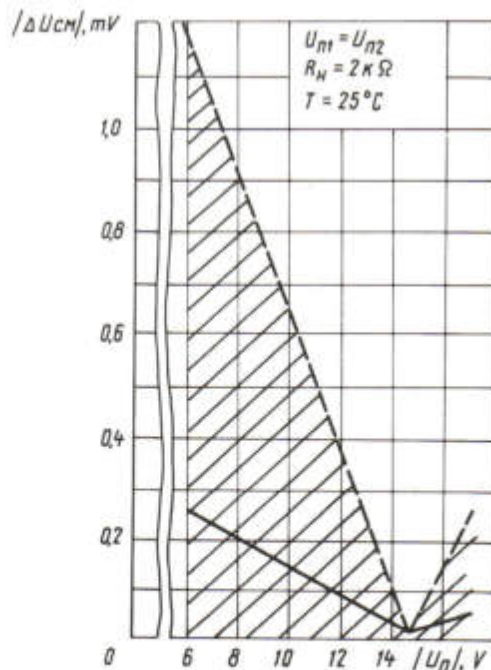


Рис. 8. Область изменения разности входных токов ($\Delta I_{вх.}$) в зависимости от напряжений питания (U_H), (границы 95 % разброса).

Fig. 8. Differential Input Current ($\Delta I_{вх.}$) Against Supply Voltage (U_H) (95 % spread region)

Рис. 10. Область изменения приращения напряжения смещения нуля ($\Delta U_{см.}$), взятого по абсолютной величине, в зависимости от напряжения питания (U_H) (границы 95 % разброса)

Fig. 10. Offset Voltage ($\Delta U_{см.}$), in Absolute Value, Against Supply Voltage (U_H) (95 % spread region)



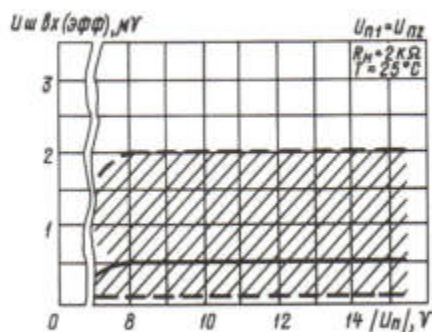


Рис. 11. Область изменения приведенного ко входу напряжения шума ($U_{ш.вх.эфф.}$) в полосе частот от 0,1 до 10 Гц в зависимости от напряжений питания ($U_{п}$) (границы 95 % разброса)

Fig. 11. Noise Voltage Referred to Input ($U_{ш.вх.эфф.}$) at Frequencies from 0.1 to 10 Hz Versus Supply Voltage ($U_{п}$) (95 % spread region)

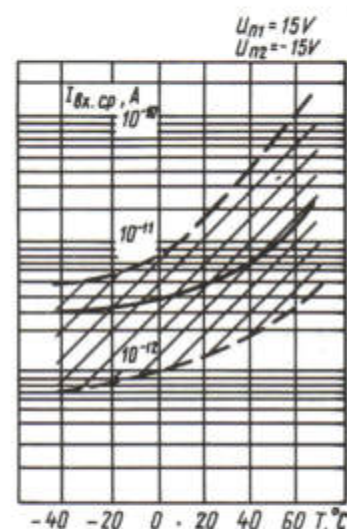


Рис. 12. Область изменения среднего входного тока ($I_{вх.ср.}$) в зависимости от температуры окружающей среды (T) (границы 95 % разброса)

Fig. 12. Input Current ($I_{вх.ср.}$) Versus Ambient Temperature (T) (95 % spread region)

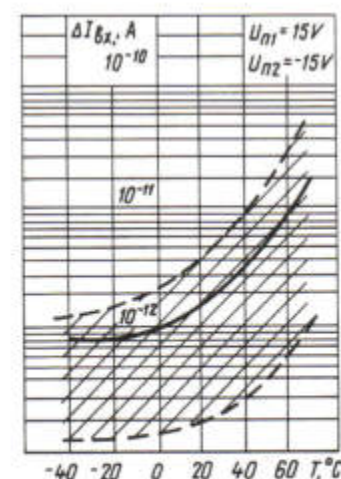


Рис. 13. Область изменения разности входных токов ($\Delta I_{вх.}$) в зависимости от температуры окружающей среды (T) (границы 95 % разброса)

Fig. 13. Differential Input Current ($\Delta I_{вх.}$) Against Ambient Temperature (T) (95 % spread region)

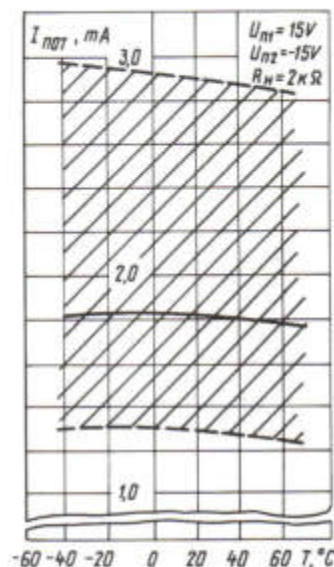


Рис. 14. Область изменения потребляемого тока ($I_{пот.}$) в зависимости от температуры окружающей среды (T) (границы 95 % разброса)

Fig. 14. Current Drain ($I_{пот.}$) Against Ambient Temperature (T) (95 % spread region)

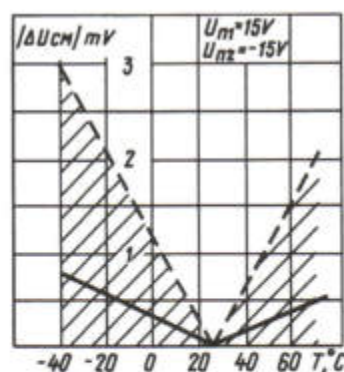


Рис. 15. Область изменения напряжения смещения ($\Delta U_{см}$), взятого по абсолютной величине, в зависимости от температуры окружающей среды (T) (границы 95 % разброса)

Fig. 15. Offset Voltage ($\Delta U_{см}$, in Absolute Value, Against Ambient Temperature (T) (95 % spread region)

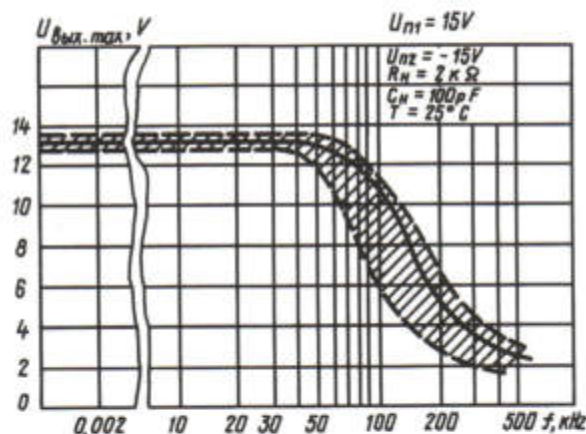


Рис. 17. Область изменения максимального выходного напряжения ($U_{вых. макс.}$) в зависимости от частоты (f) (границы 95 % разброса)

Fig. 17. Maximum Output Voltage ($U_{вых. макс.}$) Against Frequency (f) (95 % spread region)

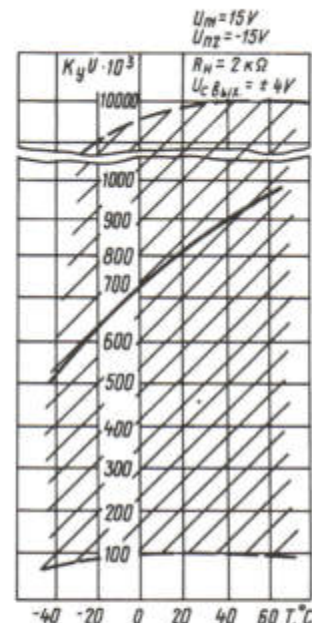


Рис. 16. Область изменения коэффициента усиления напряжения ($K_y U$) в зависимости от температуры окружающей среды (T) (границы 95 % разброса); $U_{с.вых.}$ — напряжение сигнала на выходе

Fig. 16. Voltage Gain ($K_y U$) Against Ambient Temperature (T) (95 % spread region). $U_{с.вых.}$ is output signal

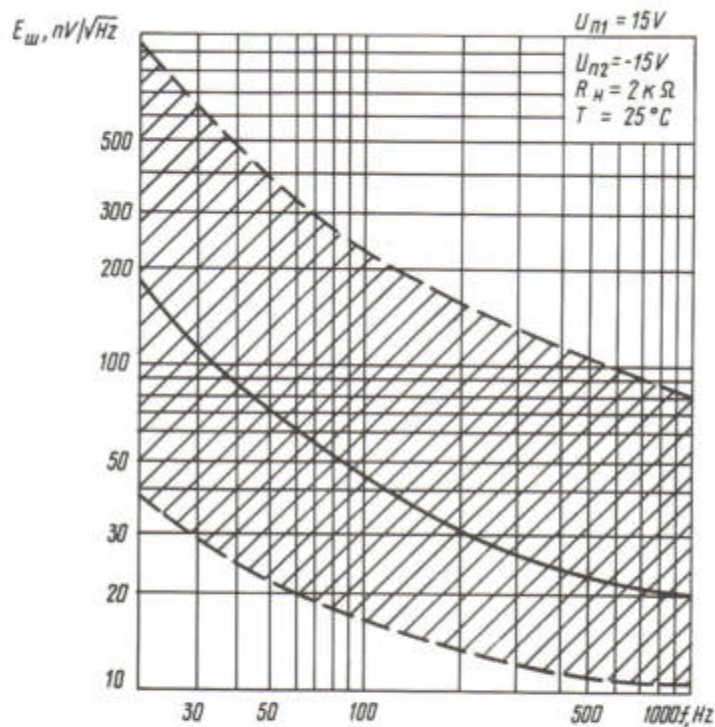


Рис. 18. Область изменения нормированной электродвижущей силы шума ($E_{ш}$) в зависимости от частоты (f)

Fig. 18. Normalized noise e.m.f. ($E_{ш}$) Versus Frequency (f)

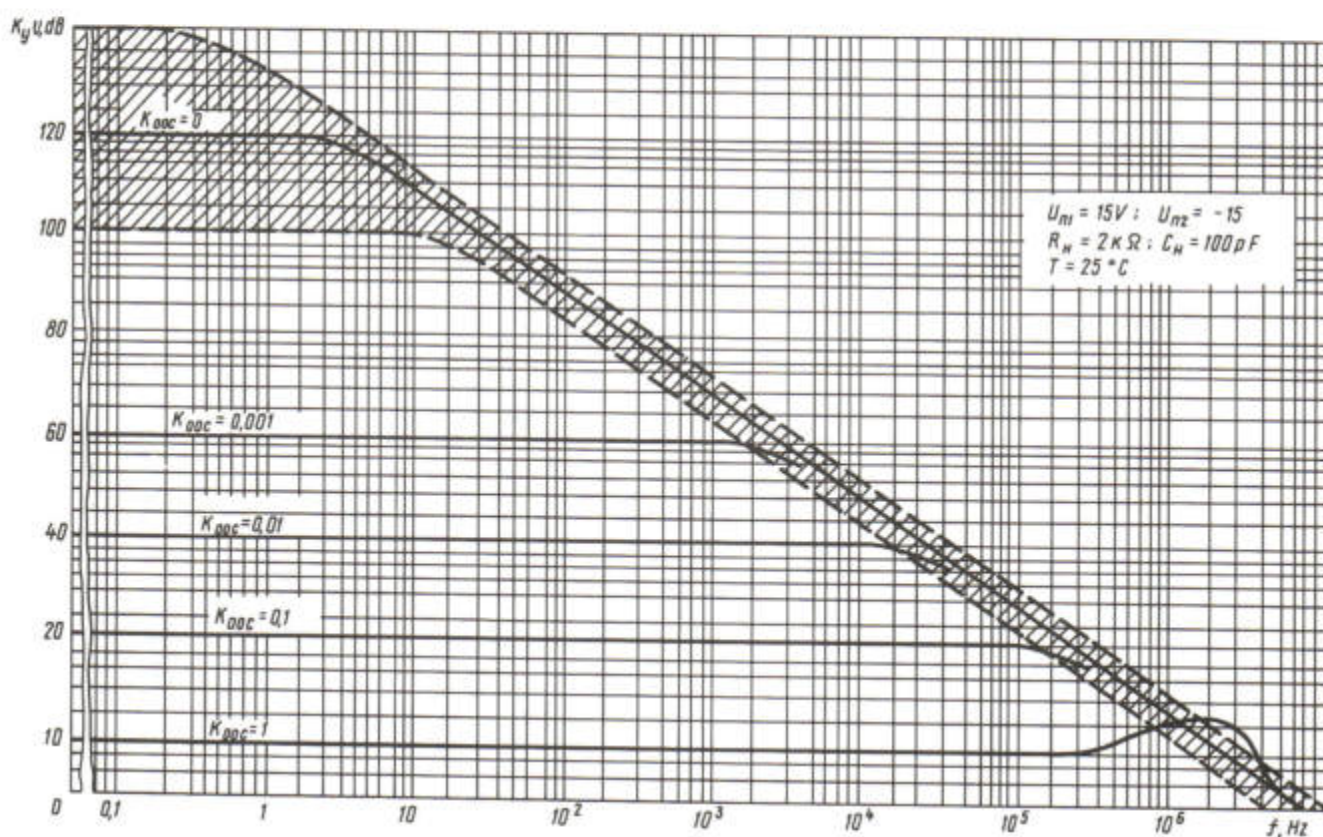


Рис. 19. Область изменения коэффициента усиления напряжения ($K_y U$) в зависимости от частоты (f) при различных коэффициентах отрицательной обратной связи ($K_{оос}$) (границы 95 % разброса)

Fig. 19. Voltage Gain ($K_y U$) Against Frequency (f) at Different Negative Feedback Factors ($K_{оос}$) (95 % spread region)

ТИПОВЫЕ ЗАВИСИМОСТИ ПАРАМЕТРОВ МИКРОСХЕМ КР544УД2, К544УД2

TYPICAL DEPENDENCE CURVES OF THE КР544УД2 AND К544УД2 ICS

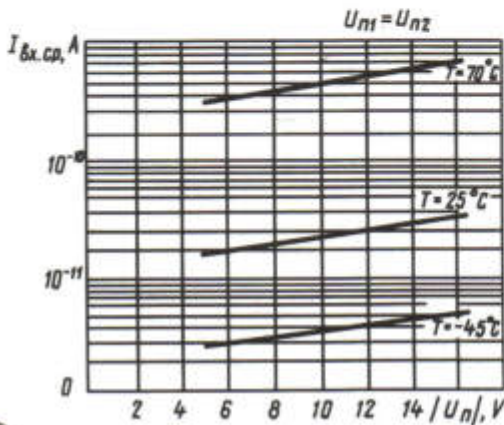


Рис. 20. Типовая зависимость среднего входного тока ($I_{вх.ср.}$) от величины напряжения питания (U_n)

Fig. 20. Typical Dependence of Input Current ($I_{вх.ср.}$) on Supply Voltage (U_n)

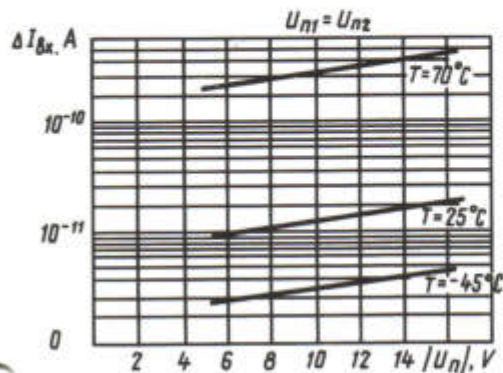


Рис. 21. Типовая зависимость разности входных токов ($\Delta I_{вх.}$) от величины напряжений питания (U_n)

Fig. 21. Typical Dependence of Differential Input Current ($\Delta I_{вх.}$) on Supply Voltage (U_n)

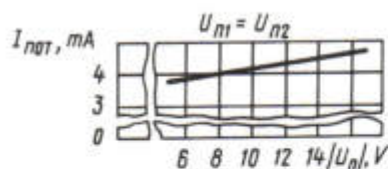


Рис. 22. Типовая зависимость потребляемого ($I_{пот.}$) тока от величины напряжений питания (U_n)

Fig. 22. Typical Dependence of Current Drain ($I_{пот.}$) on Supply Voltage (U_n)

Рис. 27. Типовая зависимость нормированной э.д.с. шума ($E_{ш}$) от величины напряжений питания (U_n)

Fig. 27. Typical Dependence of Normalized Noise E.M.F. ($E_{ш}$) on Supply Voltage (U_n)

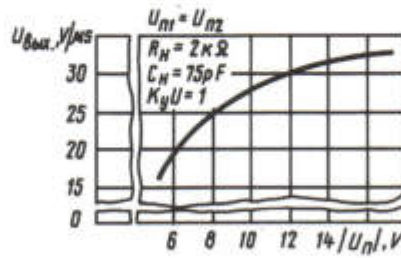


Рис. 23. Типовая зависимость скорости нарастания выходного напряжения ($U_{вых.}$) от величины напряжений питания (U_n). Коэффициент усиления напряжения $K_U U = 1$

Fig. 23. Typical Dependence of Slew Rate ($U_{вых.}$) on Supply Voltage (U_n). Voltage Gain $K_U U = 1$

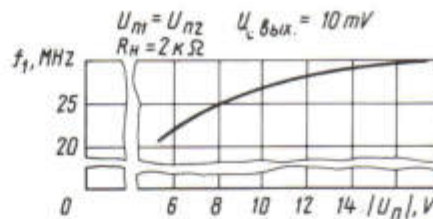


Рис. 24. Типовая зависимость частоты единичного усиления (f_1) от величины напряжений питания ($U_n \cdot U_{с.вых.}$) — напряжение выходного сигнала; цепь внутренней частотной коррекции разомкнута

Fig. 24. Typical Dependence of Unity Gain Bandwidth Factor (f_1) on Voltage Supply ($U_n \cdot U_{с.вых.}$ is output signal voltage. Internal compensation circuit is open.

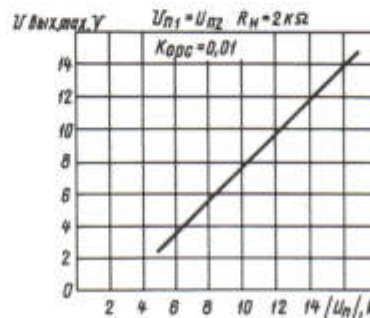


Рис. 25. Типовая зависимость максимального выходного напряжения ($U_{вых. max.}$) от величины напряжений питания (U_n)

Fig. 25. Typical Dependence of Maximum Output Voltage ($U_{вых. max.}$) on Supply Voltage (U_n)

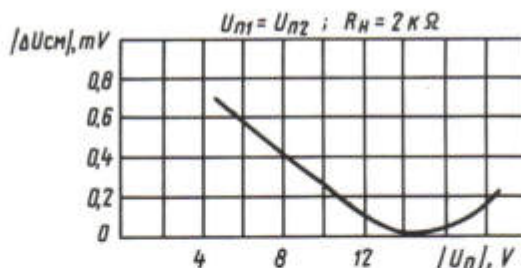
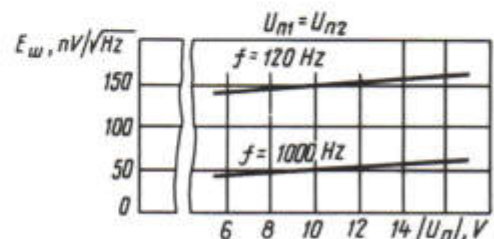


Рис. 26. Типовая зависимость приращения напряжения смещения ($\Delta U_{см.}$) по абсолютной величине от величины напряжений питания (U_n)

Fig. 26. Typical Dependence of Offset Voltage ($\Delta U_{см.}$), in Absolute Value, on Supply Voltage (U_n)



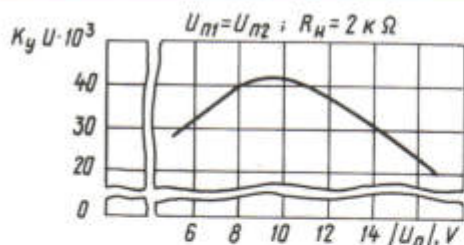


Рис. 28. Типовая зависимость коэффициента усиления напряжения ($K_y U$) от величины напряжений питания (U_n)

Fig. 28. Typical Dependence of Voltage Gain ($K_y U$) on Supply Voltage (U_n)

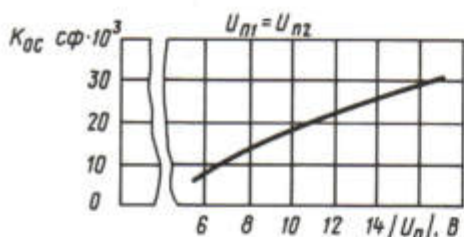


Рис. 29. Типовая зависимость коэффициента ослабления синфазных ($K_{ос сф}$) входных напряжений от величины напряжений питания (U_n)

Fig. 29. Typical Dependence of Common-Mode Rejection Ratio ($K_{ос сф}$) on Supply Voltage (U_n)

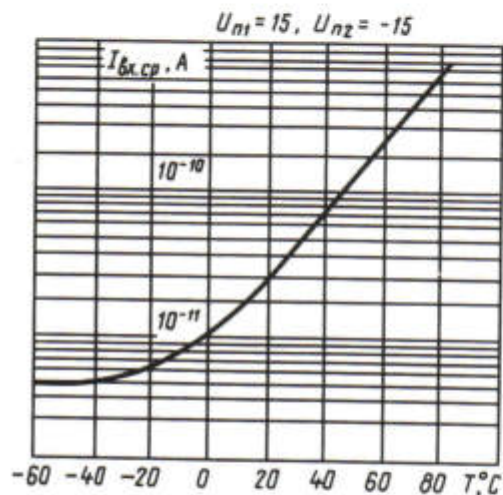


Рис. 30. Типовая зависимость среднего входного тока ($I_{вх. ср.}$) от температуры окружающей среды (T)

Fig. 30. Typical Dependence of Input Current ($I_{вх. ср.}$) on Ambient Temperature (T)

Рис. 35. Типовая зависимость максимального выходного напряжения ($U_{вых. макс.}$) от температуры окружающей среды (T)

Fig. 35. Typical Dependence of Maximum Output Voltage ($U_{вых. макс.}$) on Ambient Temperature (T)

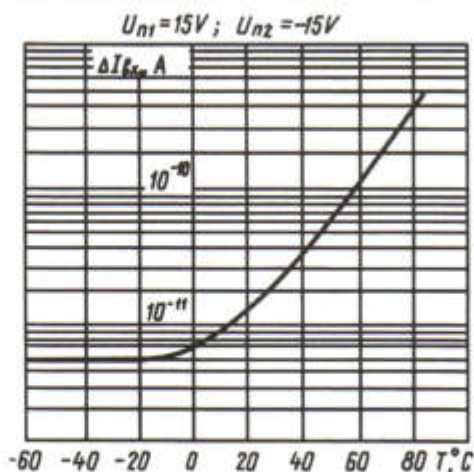


Рис. 31. Типовая зависимость разности входных токов ($\Delta I_{вх.}$) от температуры окружающей среды (T) (температурный дрейф разности входных токов)

Fig. 31. Typical Dependence of Differential Input Current ($\Delta I_{вх.}$) on Ambient Temperature (T) (Temperature Drift of Differential Input Current)

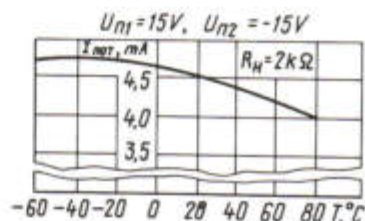


Рис. 32. Типовая зависимость потребляемого ($I_{пот.}$) тока от температуры окружающей среды (T)

Fig. 32. Typical Dependence of Current Drain ($I_{пот.}$) on Ambient Temperature (T)

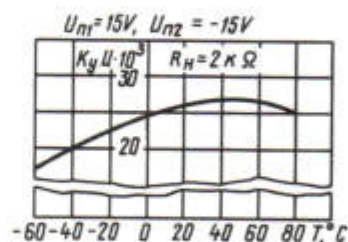


Рис. 33. Типовая зависимость коэффициента усиления напряжения ($K_y U$) от температуры окружающей среды (T)

Fig. 33. Typical Dependence of Voltage Gain ($K_y U$) on Ambient Temperature (T)

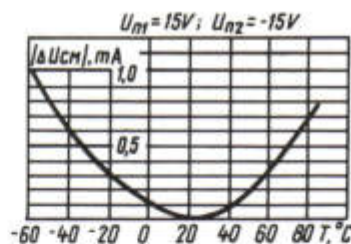
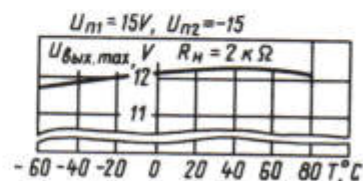


Рис. 34. Типовая зависимость изменения напряжения смещения ($\Delta U_{см}$) по абсолютной величине от температуры окружающей среды (T)

Fig. 34. Typical Dependence of Offset Voltage ($\Delta U_{см}$), in Absolute Value, on Ambient Temperature (T)



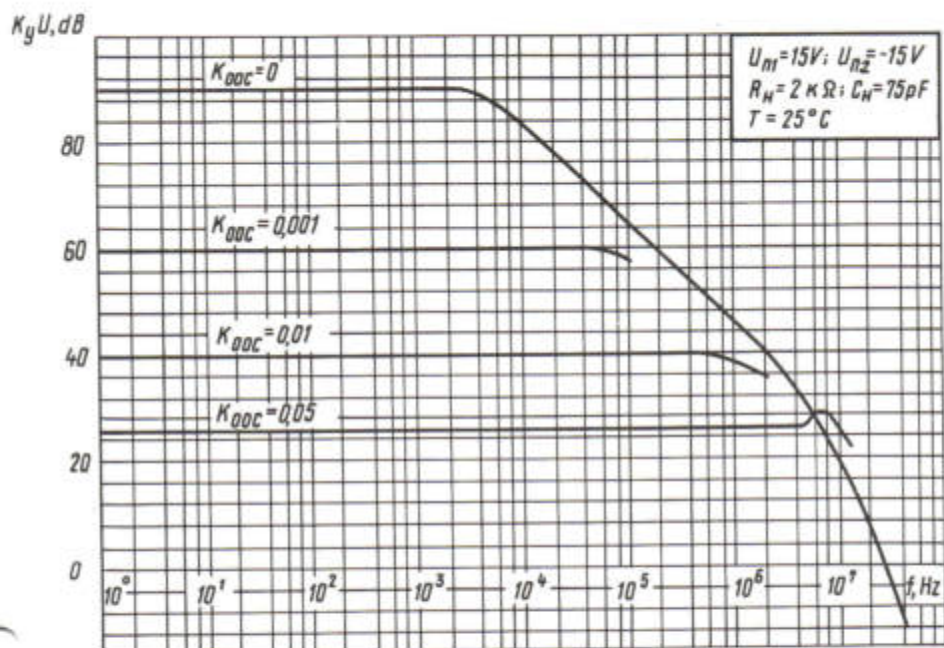


Рис. 36. Типовая зависимость коэффициента усиления напряжения ($K_y U$) от частоты (f) при различной глубине отрицательной обратной связи ($K_{оос}$) для микросхемы К544УД2 (цепь внутренней частотной коррекции разомкнута)

Fig. 36. Typical Dependence of Voltage Gain ($K_y U$) on Frequency (f) at Different Negative Voltage Feedback Factors ($K_{оос}$) for the К544УД2 IC (internal compensation circuit open)

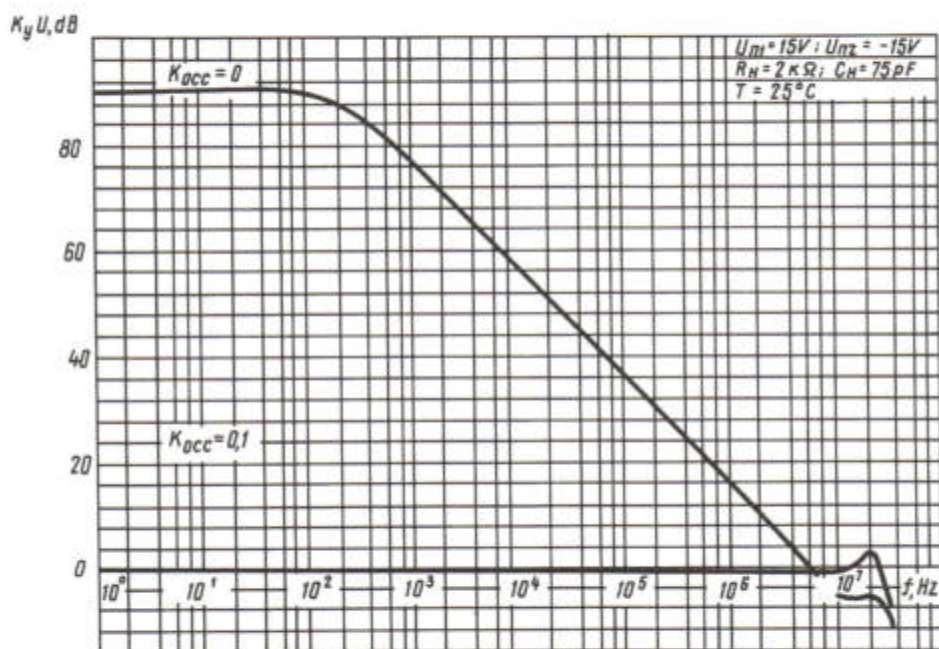


Рис. 37. Типовая зависимость коэффициента усиления напряжения ($K_y U$) микросхемы частоты (f) при различной глубине отрицательной обратной связи ($K_{оос}$) для микросхемы К544УД2 (цепь внутренней частотной коррекции замкнута).

Fig. 37. Typical Dependence of Voltage Gain ($K_y U$) on Frequency (f) at Different Negative Voltage Feedback Factors ($K_{оос}$) for the К544УД2 IC (internal compensation circuit closed)

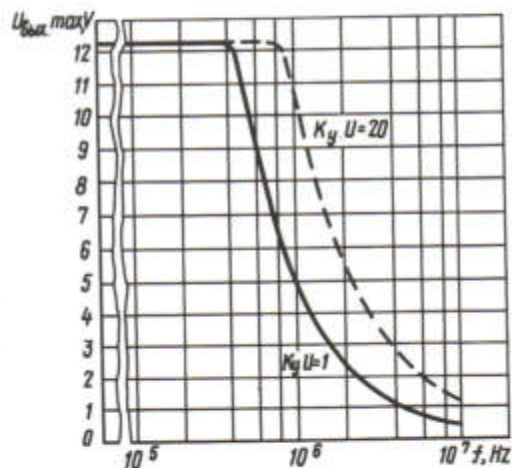


Рис. 38. Типовая зависимость максимального выходного напряжения ($U_{вых. max.}$) от частоты для микросхемы К544УД2 (цепь внутренней частотной коррекции: — замкнута; --- разомкнута). Режим измерения см. рис. 36

Fig. 38. Typical Dependence of Maximum Output Voltage ($U_{вых. max.}$) on Frequency (f) for the К544УД2 IC (Internal compensation circuit: closed — ; open ---). See Fig. 36 for the measurement conditions

СХЕМЫ ВКЛЮЧЕНИЯ МИКРОСХЕМ **K544УД1, KP544УД1, K544УД2, KP544УД2, K744УД1-1**

COMPENSATION MODES OF THE K544УД1, KP544УД1, K544УД2, KP544УД2, K744УД1-1 ICS

Основные схемы включения микросхем (рис. 39–рис. 41) имеют внутреннюю частотную коррекцию, рассчитанную на обеспечение устойчивости в любых режимах обратной связи, в том числе при полной отрицательной обратной связи.

В микросхемах K544УД1, KP544УД1, K744УД1-1 коррекция включена постоянно.

В микросхемах K544УД2, KP544УД2 для расширения возможностей применения один из выводов цепи коррекции внутри микросхемы не подключен, а соединен с внешним выводом 8. Включение коррекции происходит при замыкании вывода 8 с выводом 1.

Таким образом, если выводы 8 и 1 не соединены между собой, то цепь коррекции отключена. При этом микросхема имеет максимальные значения скорости нарастания выходного напряжения и произведения усиления на полосу пропускания. Такой режим (рис. 42) обеспечивает стабильность и применяется, когда коэффициент отрицательной обратной связи $K_{ООС} \leq 0,05$, что соответствует усилению неинвертора $K_{И} \geq 20$ и инвертора $|K_{И}| \geq | -19 |$.

При более глубокой отрицательной обратной связи, когда $1 \geq K_{ООС} > 0,05$, применяется режим полного включения коррекции, осуществляемый замыканием между собой выводов 8 и 1 микросхемы. Такой режим коррекции обеспечивает стабильность неинвертора при усилении $K_{И} < 20$ (рис. 43,а), инвертора при усилении $|K_{И}| < | -19 |$ и повторителя напряжения (рис. 43, б).

Амплитудно-частотные характеристики микросхем K544УД2, KP544УД2 при отключенной и подключенной коррекции показаны на рис. 36, 37.

Возможен также дополнительный режим частичного включения коррекции с использованием внешнего конденсатора, ослабляющего действие внутренних элементов и подключаемого между выводами 8 и 1 микросхемы (рис. 44). Такой режим допускается в отдельных случаях вместо полной коррекции (рис. 43, а), когда $0,05 < K_{ООС} < 1$, с целью оптимизации широкополосности и быстродействия в каждом конкретном случае.

The basic connection diagrams of the ICs (Figs 39–41) incorporate internal frequency compensation for stability at all feedback configurations including full negative feedback.

In the K544УД1, KP544УД1 and K744УД1-1 ICs the compensation is constantly switched on.

The K544УД2 and KP544УД2 ICs have one lead of the compensation circuit connected to the IC external terminal 8 rather than internally for the sake of functional flexibility. Recompensation is switched on by connecting terminal 8 to terminal 1.

When terminals 8 and 1 are not interconnected compensation is switched off and under these conditions the IC has the maximum slew rate and gain-bandwidth product. This mode (Fig. 42) ensuring stability is used at negative feedback factor $K_{ООС} \leq 0.05$ which corresponds to the non-inverter gain $K_{И} \geq 20$ and the inverter gain $|K_{И}| \geq | -19 |$.

At a stronger negative feedback when $1 \geq K_{ООС} > 0.05$ the full compensation mode is used, which is effected by shorting the IC terminals 8 and 1. This mode ensures stability of the non-inverter at gain $K_{И} < 20$ (Fig. 43, а), inverter at gain $|K_{И}| < | -19 |$, and voltage follower (Fig. 43, б).

The frequency response of the K544УД2 and KP544УД2 ICs with compensation switched off and on are shown in Figs 36 and 37.

An auxiliary mode of partial compensation is provided by use of an external capacitor which attenuates the action of IC internal components and is connected between the IC terminals 8 and 1 (Fig. 44). This mode is permissible for use in place of full compensation (Fig. 43, а) in some particular cases when $0.05 < K_{ООС} < 1$ with a view to obtain best bandwidth and speed of response.

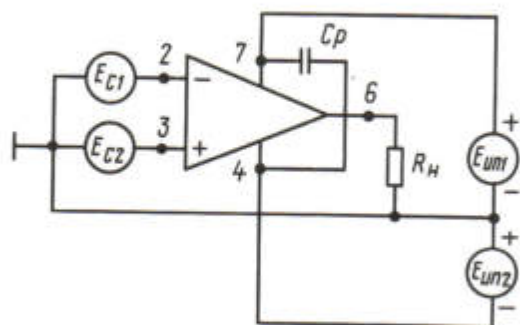


Рис. 39. Схема включения источников питания и сигнальных цепей микросхем K544УД1, KP544УД1, K544УД2, KP544УД2 (включение K744УД1, аналогичное с учетом соответствующей нумерации выводов)

$E_{ин1}$ – источник положительного напряжения питания;
 $E_{ин2}$ – источник отрицательного напряжения питания;
 E_{C1}, E_{C2} – источники сигнала;
 R_H – сопротивление нагрузки;
 C_P – конденсатор развязки по питанию.

Fig. 39. Connection of Power Supplies and Signalling Circuits of the K544УД1, KP544УД1, K544УД2, KP544УД2 ICs (connection of the K744УД1 is similar with allowance for respective lead Nos)

$E_{ин1}$ is the positive power supply;
 $E_{ин2}$ is the negative power supply;
 E_{C1} and E_{C2} are signal sources;
 R_H is load resistance;
 C_P is power supply decoupling capacitor

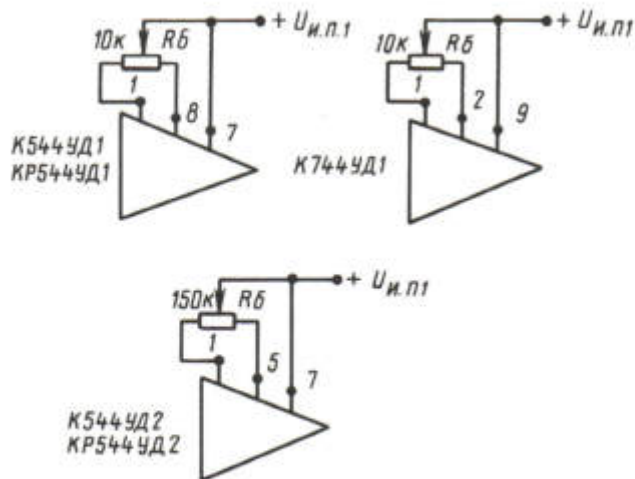


Рис. 40. Схемы внешней балансировки напряжения смещения
 R_6 – сопротивление балансировки

Fig. 40. External Offset Voltage Balancing Circuits
 R_6 is balancing resistance

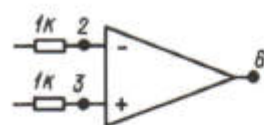


Рис. 41. Вариант защиты микросхем К544УД1, КР544УД1, К744УД1. от случайных перегрузок при коммутациях

Fig. 41. Variant of Protection of the K544UD1, KP544UD1, K744UD1 ICs Against Switching Overloads

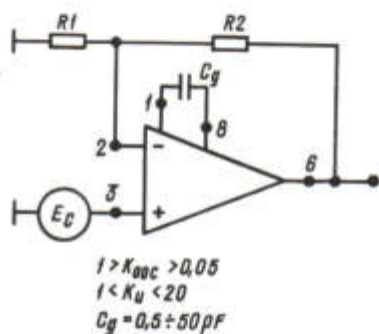


Рис. 44. Частичное включение коррекции (дополнительный режим коррекции)

Fig. 44. Partial Compensation Mode (Auxiliary)

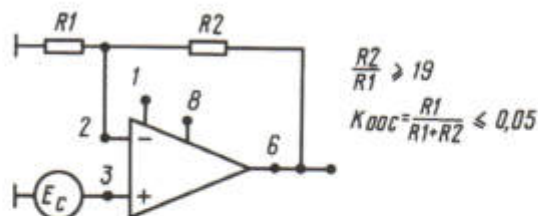


Рис. 42. Включение микросхем К544УД2, КР544УД2 с отключенной коррекцией

Fig. 42. Connection of K544UD2 and KP544UD2 ICs with Compensation Switched Off

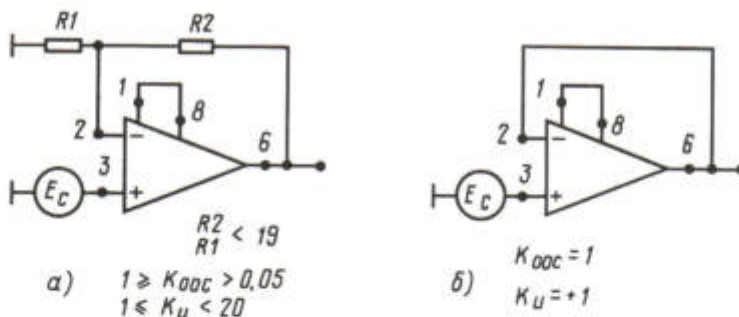


Рис. 43. Включение микросхем К544УД2, КР544УД2 с подключенной коррекцией

Fig. 43. Connection of the K544UD2 and KP544UD2 ICs with Compensation Switched On