

Information

RFT

1k statisches RAM

U 215 D U 215 D 1
U 225 D U 225 D 1

Die Schaltkreise U 215 D/D 1 und U 225 D/D 1 sind hochintegrierte, statische Schreib-Lese-Speicher (sRAM) mit wahlfreiem Zugriff. Die Speicher sind in der Form 1024 x 1 bit organisiert. Diese Schaltkreise werden in n-Kanal-Silicon-Gate/ED-Technologie gefertigt. Der U 215 D und der U 215 D 1 besitzen einen Open-drain-Ausgang. Dagegen verfügen der U 225 D und der U 225 D 1 über einen Tri-state-Ausgang. Die Schaltkreise U 215 D und U 225 D unterscheiden sich vom U 215 D 1 und U 225 D 1 lediglich in der Zugriffszeit.

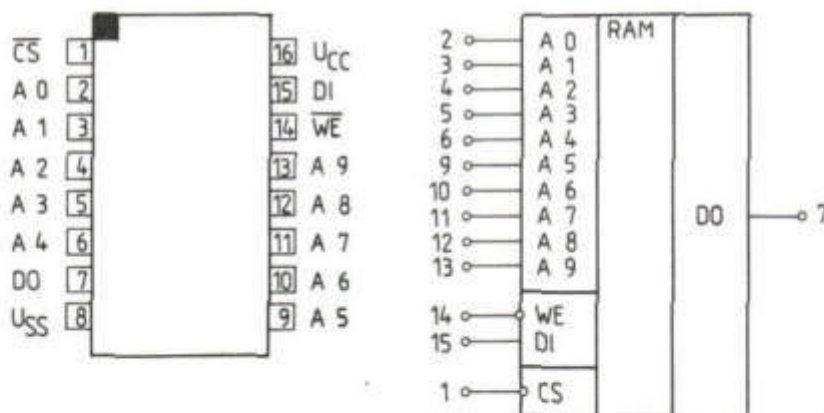


Bild 1: Anschlußbelegung und Schaltungskurzzeichen

Bezeichnung der Anschlüsse:

A 0 ... A 9	Adresseneingänge
DO	Datenausgang
DI	Dateneingang
$\overline{WE}$	Schreibsignal
$\overline{CS}$	Chip-select-Eingang
U_{CC}	Betriebsspannung
U_{SS}	Bezugspotential

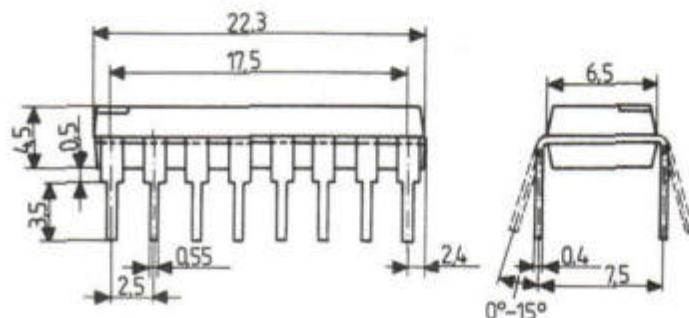


Bild 2: Gehäuseabmessungen

Beschreibung

Die Schaltkreise U 215 D/D 1 und U 225 D/D 1 besitzen eine Speichermatrix von 32 Zeilen und 32 Spalten (1024 bit). Zur Adressierung über 10 Adressenleitungen stehen 32 Zeilen- und 32 Spaltendekoder zur Verfügung.

Die Schaltkreise besitzen einen Chip-select-Eingang ($\overline{CS}$). Liegt an diesem L-Pegel an, ist der Schaltkreis aktiviert. Wird $\overline{CS}$ auf H-Pegel gelegt, sind nach einer Verzögerungszeit die Tri-state-Ausgänge der U 225 D/D 1 hochohmig. Bei den Schaltkreisen U 215 D/D 1 liegt nach der $\overline{CS}$ -Abklingzeit der Ausgang DO auf H-Pegel.

Die Schaltkreise U 215 D/D 1 und U 225 D/D 1 können in den zwei Betriebsarten "Lesen" und "Schreiben" arbeiten. In der Betriebsart "Lesen" ($\overline{CS} = U_{IL}$; $\overline{WE} = U_{IH}$) steht die Information am Datenausgang DO nicht negiert bereit. In der Betriebsart "Schreiben" ($\overline{CS} = U_{IL}$; $\overline{WE} = U_{IL}$) werden die am Dateneingang DI anliegenden Informationen in die an A 0 ... A 9 adressierten Speicherzellen übernommen. Ein gleichzeitiges Lesen ist nicht möglich.

Alle Ein- und Ausgänge der Schaltkreise U 215 D/D 1 und U 225 D/D 1 sind TTL-kompatibel. Mit einem U 215 D/D 1 lassen sich 7 TTL- bzw. 33 Low-power-Schottky-TTL-Lasten treiben, mit einem U 225 D/D 1 dagegen nur 4 TTL- bzw. 19 Low-power-Schottky-TTL-Lasten.

Die Schaltkreise U 215 D/D 1 und U 225 D/D 1 besitzen einen chipinternen Substratvorspannungsgenerator. Durch die damit verbundene Verringerung der Sperrschichtkapazität wird eine höhere Geschwindigkeit erreicht. Gleichzeitig wird durch die negative Substratvorspannung eine negative Eingangsspannung (-0,5 V) zulässig.

Hauptsächlich werden diese Schaltkreise in Arbeitspeicheranordnungen für Mikroprozessorsysteme eingesetzt.

Betriebsart	Eingänge			Ausgänge	
	$\overline{CS}$	$\overline{WE}$	DI	U 215 D/D 1	U 225 D/D 1
nicht ausgewählt	H	beliebig		H	HIGH Z
Schreiben L	L	L	L	H	HIGH Z
Schreiben H	L	L	H	H	HIGH Z
Lesen	L	H	beliebig	DO	DO

Grenzwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	-0,5	7	V
Eingangsspannung an allen Eingängen	U_I	-0,5	7	V
Ausgangsspannung	U_O	-0,5	7	V
Ausgangskurzschlußstrom	I_D		20	mA
Verlustleistung	P_V		1	W
Betriebstemperatur	T_{ap}	0	70	°C
Lagerungstemperatur	T_{stg}	-55	125	°C

Statische Betriebsbedingungen (bezogen auf $U_{SS} = 0$ V)

Kennwert	Kurzzeichen	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}	4,75	5	5,25	V
Eingangsspannung Low	U_{IL}	-0,5		0,8	V
Eingangsspannung High	U_{IH}	2		U_{CC}	V
Umgebungstemperatur	T_a	0	25	70	°C

Dynamische Betriebsbedingungen (bezogen auf $U_{SS} = 0$ V)

Kennwert	Kurzzeichen	min.	max.	Einheit
<u>U 215 D/D 1</u>				
$\overline{CS}$ -Vorhaltezeit	t_{ACS}	5	45	ns
$\overline{CS}$ -Abklingzeit	t_{RCS}		40	ns
Gültigkeitsdauer der DO-In-formation nach Adressenänderung	t_{OH}	10		ns
$\overline{WE}$ -Vorhaltezeit	t_{WS}		40	ns
$\overline{WE}$ -Abklingzeit	t_{WR}	5	45	ns
<u>U 225 D/D 1</u>				
$\overline{CS}$ -Vorhaltezeit	t_{ACS}	5	45	ns
Verzögerung zwischen $\overline{CS}$ und HIGH Z	t_{ZRCS}		40	ns
Gültigkeitsdauer der DO-In-formation nach Adressenänderung	t_{OH}	10		ns
Verzögerung zwischen $\overline{WE}$ und HIGH Z	t_{ZRWS}		40	ns
$\overline{WE}$ -Abklingzeit	t_{WR}	5	45	ns
<u>U 215 D/D 1 und U 225 D/D 1</u>				
Schreibimpulsbreite	t_W	50		ns
Datenaufbauzeit	t_{WSD}	5		ns
Datenhaltezeit	t_{WHD}	5		ns
Adressenaufbauzeit	t_{WSA}	30		ns
Adressenhaltezeit	t_{WHA}	5		ns
$\overline{CS}$ -Aufbauzeit	t_{WSCS}	5		ns
$\overline{CS}$ -Haltezeit	t_{WHCS}	5		ns

Statische Kennwerte (bezogen auf $U_{SS} = 0 \text{ V}$)

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
L-Eingangsstrom	$-I_{IL}$	$U_{CC} = 5,25 \text{ V}$ $U_{IL} = 0,4 \text{ V}$		50	μA
H-Eingangsstrom	$-I_{IH}$	$U_{CC} = 5,25 \text{ V}$ $U_{IH} = 4,5 \text{ V}$		50	μA
L-Ausgangsspannung U 215 D/D 1	U_{OL}	$U_{CC} = 4,75 \text{ V}$ $I_{OL} = 12 \text{ mA}$		0,8	V
L-Ausgangsspannung U 225 D/D 1	U_{OL}	$U_{CC} = 4,75 \text{ V}$ $I_{OL} = 7 \text{ mA}$		0,8	V
Ausgangssperrstrom U 215 D/D 1	I_{O1}	$U_{CC} = 5,25 \text{ V}$ $U_O = 4,5 \text{ V}$		110	μA
Ausgangssperrstrom U 225 D/D 1	I_{O2}	$U_{CC} = 5,25 \text{ V}$ $U_O = 0,5 \dots 2,4 \text{ V}$		70	μA
H-Ausgangsspannung	U_{OH}	$U_{CC} = 4,75 \text{ V}$ $I_{OH} = 3,2 \text{ mA}$	2,4		V
Eingangskapazität	C_I	$U_I = 0 \text{ V}$		5	pF
Ausgangskapazität	C_O	$U_I = 0 \text{ V}$ $U_{CS} = 5 \text{ V}$		8	pF
Stromaufnahme	I_{CC}			100	mA

Dynamische Kennwerte (bezogen auf $U_{SS} = 0 \text{ V}$)

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Zugriffszeit U 215 D/U 225 D	t_{AA}	$U_{CC} = 4,75 \text{ V}$		95	ns
Zugriffszeit U 215 D 1/U 225 D 1	t_{AA}	$U_{CC} = 4,75 \text{ V}$		140	ns

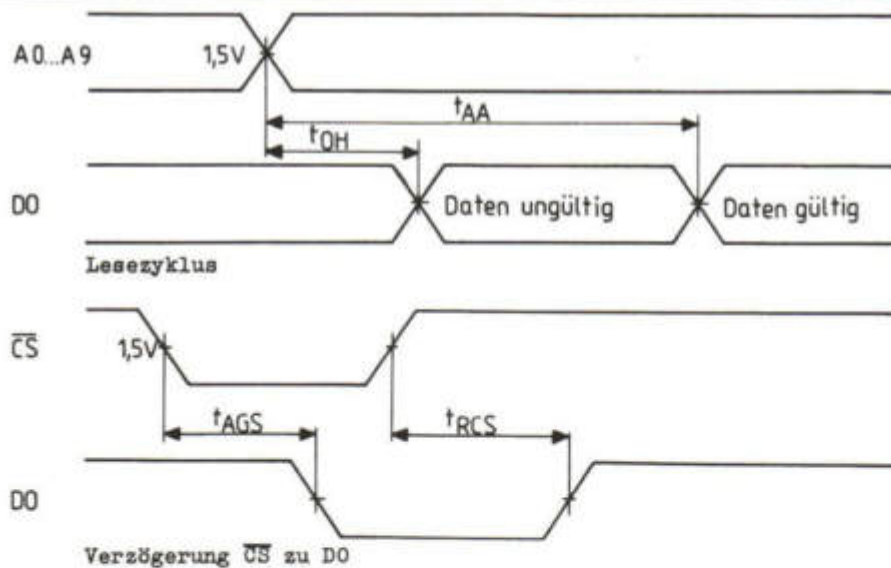


Bild 3: Impulsdiagramm Lesezyklus U 215 D/D 1

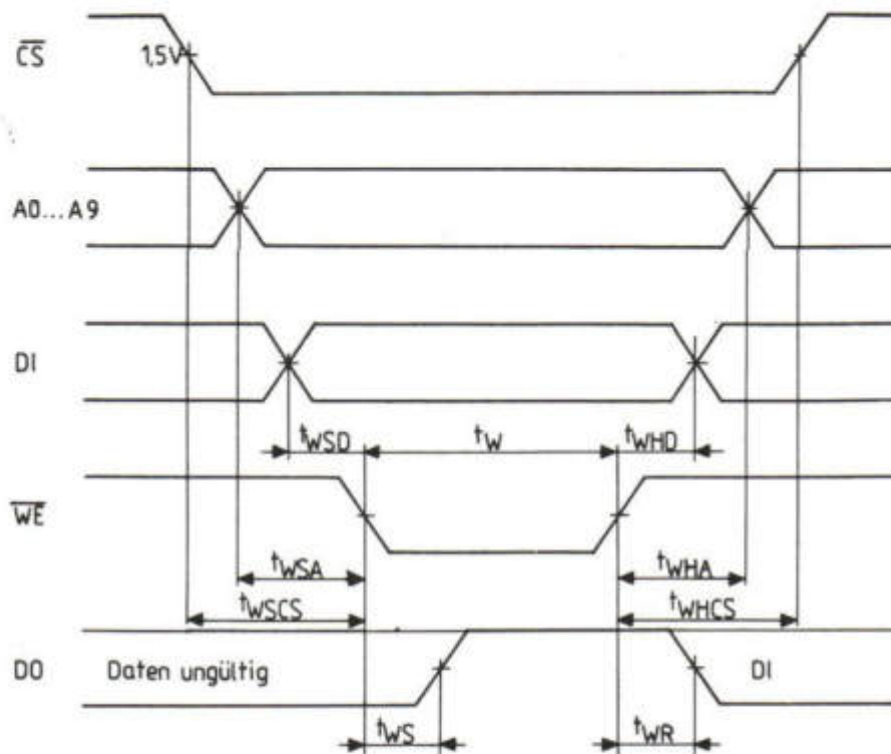


Bild 4: Impulsdiagramm Schreibzyklus U 215 D/D 1

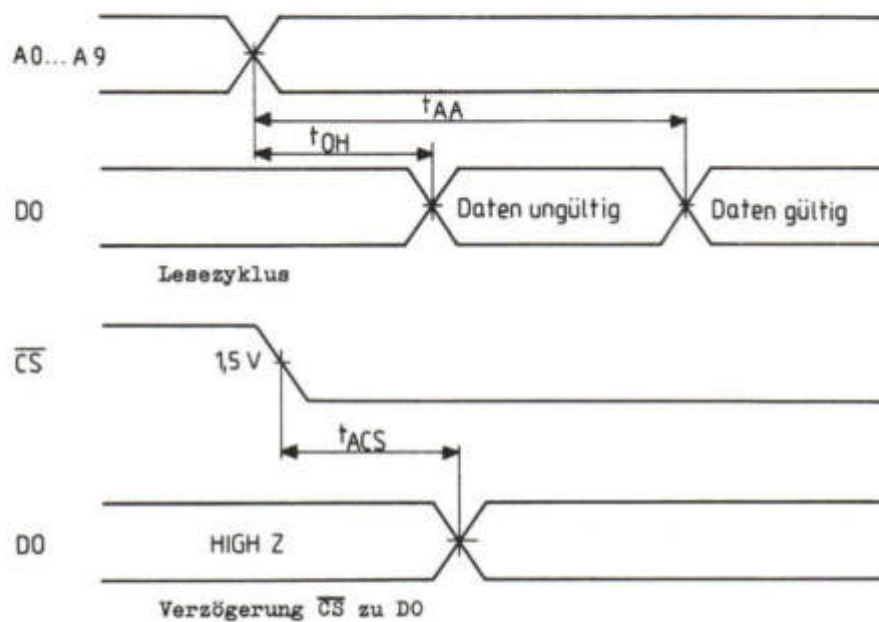


Bild 5: Impulsdiagramm Lesezyklus U 225 D/D 1

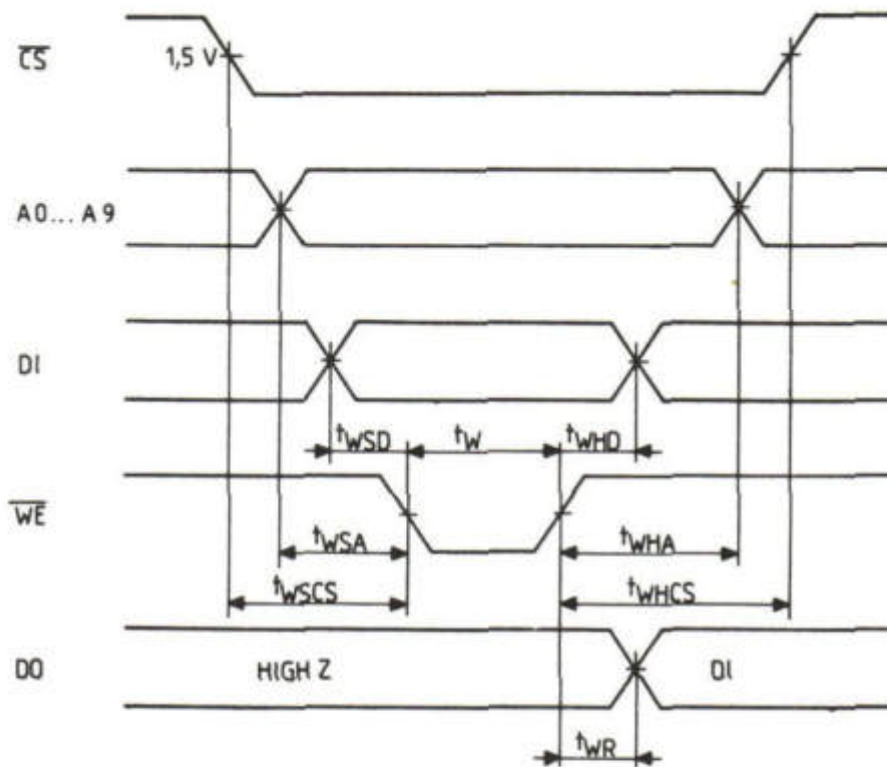


Bild 6: Impulsdiagramm Schreibzyklus U 225 D/D 1

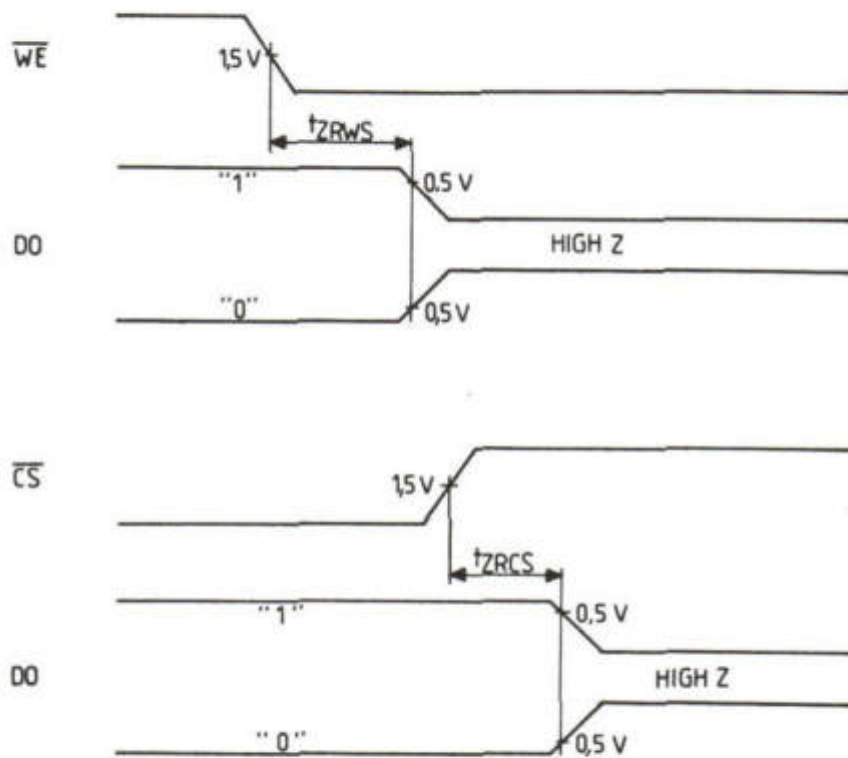


Bild 7: Verzögerungszeiten $\overline{WE}$ und $\overline{CS}$ zu HIGH (U 225 D/D 1)

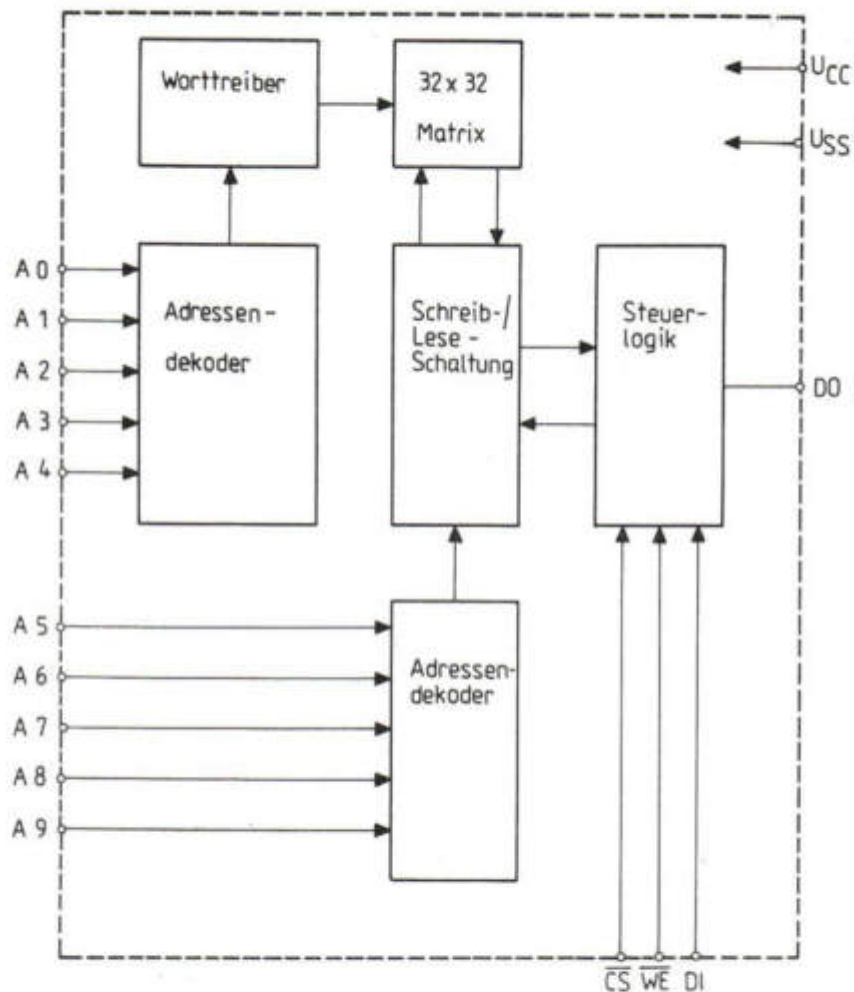


Bild 8: Blockschaltbild

Internationale pinkompatible Äquivalenztypen

Typ	Äquivalenztyp	Hersteller
U 215 D	SN 74 LS 314 J 1)	Texas Instruments
	SN 74 LS 314 N 1)	Texas Instruments
	2115 F	Mullard Philips Signetics Valvo
	2115 LI	
	2115 I	
	2115 LF	
	2115 LN	
	2115 N	
U 215 D 1	SN 54 LS 314 J 1)	Texas Instruments
U 225 D	SN 74 LS 214 J 1)	Texas Instruments
	SN 74 LS 214 N 1)	Texas Instruments
	2125 F	Mullard Philips Signetics Valvo
	2125 I	
	2125 LF	
	2125 LI	
	2125 LN	
	2125 N	
U 225 D 1	SN 54 LS 214 J 1)	Texas Instruments

1) in TTL-Technik gefertigt

Alle Äquivalenztypen haben eine geringere Verlustleistung.

Dieses Datenblatt gibt keine Auskunft über Liefermöglichkeiten und enthält keine Verbindlichkeiten zur Produktion. Die gültige Vertragsunterlage beim Bezug der Bauelemente ist der Typstandard. Rechtsverbindlich ist jeweils die Auftragsbestätigung. Änderungen im Zuge der technischen Weiterentwicklung vorbehalten. Die Behandlungsvorschriften für MOS-Bauelemente sind unbedingt einzuhalten, da andernfalls eine Reklamation nicht anerkannt werden kann.

12/85



**vob mikroelektronik › karl marx ‹ erfurt
stammbetrieb**

DDR-5023 Erfurt, Rudolfstraße 47
Telefon 5 80, Telex 061 306

**elektronik
export · import**

Volkseigener Außenhandelsbetrieb der
Deutschen Demokratischen Republik
DDR - 1026 Berlin, Alexanderplatz 6
Telex: BLN 114721 eiel, Telefon: 2180