

Zeichengenerator U 402 D

Ing. URSULA SCHLÖFFEL

Mitteilung aus dem VEB Funkwerk Erfurt

Der Zeichengenerator U 402 D ist ein statischer Festwertspeicher in MNOS-Technik. Er ist vorwiegend für den Einsatz in Datenverarbeitungsgeräten vorgesehen. Die Abmessungen des Schaltkreises entsprechen der Bauform für monolithische Schaltkreise 21.2.3.2.24 (24poliges DIL-Plastgehäuse, 15 mm Reihenabstand) nach TGL 26 713 (siehe Bild 1).

Der Zeichengenerator hat eine Kapazität von 2 560 bit. Die Wortlänge beträgt 5 bit, und es sind 64 Zeichen in achtmal 5-bit-Worten ausgearbeitet.

Die Zeichengeneratoren mit den Bitmustern 007 bis 499 sind nur für MOS-Betriebsspannungen vorgesehen, die Bitmuster 500 bis 999 sind nur für TTL-Betriebsspannungen vorgesehen. Die Bestellung eines neuen Bitmusters muß nach dem vom VEB Funkwerk Erfurt vorgegebenen Modus erfolgen (FS 457.05 bzw. Bestellunterlagen für programmierbare MOS-Schaltkreise des Funkwerk Erfurt).

Bitmusterdarstellung für Standardbitmuster siehe Bild 5.

Statische Kennwerte bei $\vartheta_{11} = 25^\circ\text{C}$

Kennwert	MOS			TTL			Einh.
	min.	typ.	max.	min.	typ.	max.	
Betriebsspannung $-U_1$	17	17,75	18,25	11	12	13	V
Betriebsspannung $-U_2$	11,5	13	13,5		0		V
Betriebsspannung U_3	0			4,75	5	5,25	V
Eingangsspannung U_{eH}		-2			3		V
Eingangsspannung U_{eL}		-9			0,4		V
Eingangsreststrom $-I_{in}$ ($U_1=U_2=U_3=0\text{ V}$)			5			1	μA
Ausgangsspannungen $-U_{aH}$ bei $R_L = 100\text{ k}\Omega$ gegen U_3		9					V
U_{aL} bei $I_{aL} = 1,0\text{ mA}$						0,8	V
$-U_{aH}$ bei $R_L = 100\text{ k}\Omega$ gegen U_1				1			V
U_{aH} bei $I_{aH} = 0,5\text{ mA}$					2,4		V
statische Stromaufnahme $-I_1$ bei $-U_1 = 17,75\text{ V}$ $-U_2 = 13\text{ V}$ $U_3 = 0\text{ V}$			40				mA
bei $-U_1 = 12\text{ V}$ $U_2 = 0\text{ V}$ $U_3 = 5\text{ V}$						40	mA
Leistungsaufnahme P_1		710			480		mW
Eingangskapazität C_{in}		6			6		pF

Grenzwerte

Kennwert	Grenzwerte	Einheit
Betriebsspannung U_1	-20...+0,3	V
Betriebsspannung U_2	-15...+0,3	V
Eingangsspannung U_e	-20...+0,3	V
Betriebstemperatur ϑ_{11}	0...70	$^\circ\text{C}$
Lagertemperatur ϑ_{11g}	-55...+125	$^\circ\text{C}$
Laststrom je Ausgang $I_{L,max}$	1,6	mA

Dynamische Kennwerte ($C_L = 80\text{ pF}$)

Zugriffszeiten (max. Kennwerte bei vollem Toleranzbereich von U_1 und ϑ_{11})

$e_1...e_4$	150...510 ns
$e_5...e_8$	180...580 ns
Chip-enable	150...510 ns

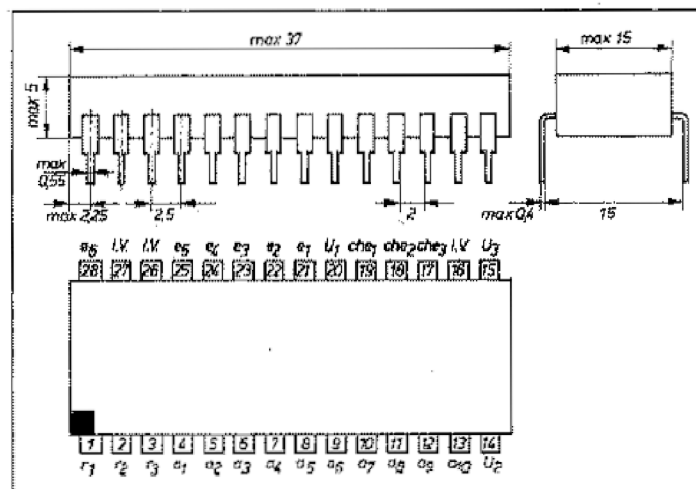


Bild 1: **Abmessungen und Anschlußbelegung**

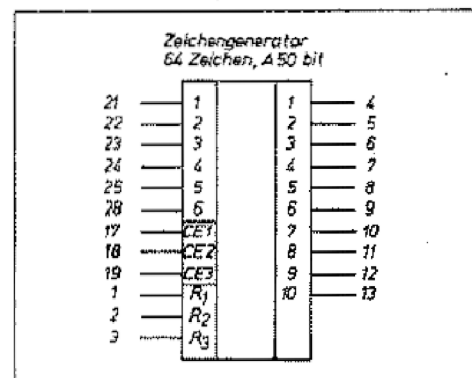


Bild 2: **Logisches Schaltbild**

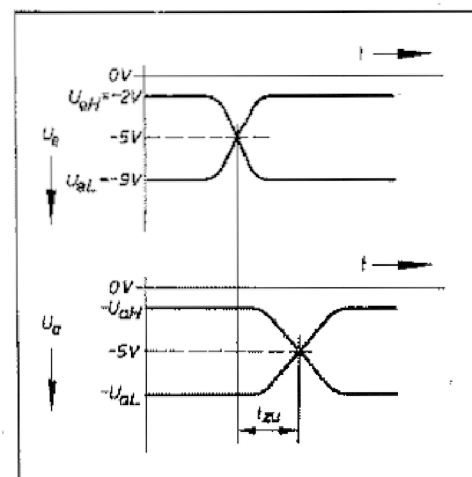


Bild 3: **Definition der Zugriffszeiten**

Die Zugriffszeiten werden gemessen zwischen einem Informationswechsel an einem beliebigen Adressen- oder Che-Eingang (U_e) und einem schaltenden Datenausgang (U_a). Für MOS-Bedingungen sind die Zugriffszeiten definiert zwischen -5 V (H-L- und L-H-Flanke) am Eingang und -5 V am Ausgang (Bild 3).

Für TTL-Bedingungen sind die Zugriffszeiten definiert zwischen $0,7\text{ V}$ (H-L-Flanke) bzw. $2,7\text{ V}$ (L-H-Flanke) am Eingang und $1,5\text{ V}$ am Ausgang (Bild 4).

Die Eingangsfankensteilheit beträgt einheitlich 1 ns/V .

e6	H	H	H	H	L	L	L	L
e5	H	H	L	L	H	H	L	L
e4	H	L	H	L	L	L	H	L
e7 e9 che3 e3 e2 e1	HHH HHL HLL LHL LLL	HLH LHH LLH	! " # \$ % & ' () * + , - . / 0 1 2 3 4 5 6 7 8 9 : ; < = > ? @ A B C D E F G H I J K L M N O P Q R S T U V W X Y Z [\] ^ _					

e4	H	L	H	L	H	L	H	L
e5	H	H	H	L	L	H	L	L
e6	H	H	H	L	L	H	L	L
e7 e9 che3 e1 e2 e3	LLL LLH LHL HLH HHH	LHL LHL LHL LHL LHL	? > = < ; : 9 8 7 6 5 4 3 2 1 0 / . - , + *) (' % % # " ! _ -] * [Z Y X W V U T S R Q P O N M L K J I H G F E D C B A ◊					

Bild 5: Bitmusterdarstellung U 402 D. a) (links) Bitmuster 00; b) (rechts) Bitmuster 510
 Die Ausgabe der Zeichen erfolgt zeilenweise mit H-Pegel in 8 x 5-Matrix. Die Bitmuster 001 und 510 sind Standardbitmuster für den U 402 D. Das Bitmuster 001 ist einsetzbar für die MOS-Variante mit den Pegeln H ≧ 0 V, L ≧ 9 V und das Bitmuster 510 ist einsetzbar in der TTL-Variante mit den Pegeln H ≧ 5 V, L ≧ 0 V. Siehe auch Bilder 6 und 7

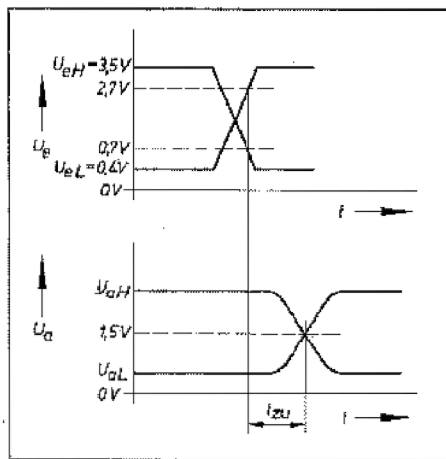


Bild 4: Definition der Zugriffszeiten

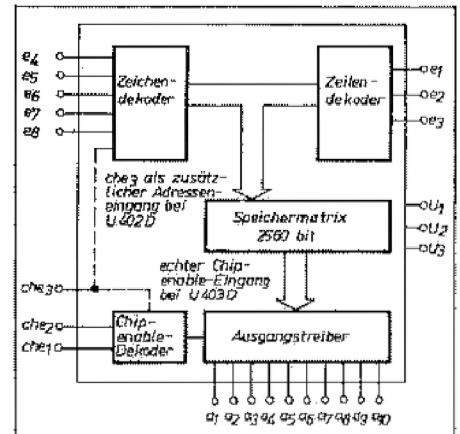


Bild 8: Blockschiung

Zeile	Zeilenauswahl-eingänge			che3 = L				che3 = H				
	e3	e2	e1	a2	a6	a8	a10	a1	a3	a5	a7	a9
1	H	H	H									
2	H	H	L									
3	H	L	H									
4	H	L	L									
5	L	H	H									
6	L	H	L									
7	L	L	H									
8	L	L	L									

Beispiel:
 bei che3 = L
 ist e1 = a2 = e3 = H (1. Zeile)
 a2 = a10 = L
 a4 = a6 = a8 = H

dunkles Feld
 an = H
 helles Feld
 an = L
 n = 1...10

Bild 6: Für MOS-Bedingung haben die im Bild 5a dargestellten Zeichen die hier angegebenen Adressen

e4 e5 e6 e7 e8 aktiv bei: che1 = L
 H H H H H che2 = H

Zeile	Zeilenauswahl-eingänge			che3 = H				che3 = L				
	e3	e2	e1	a2	a6	a8	a10	a1	a3	a5	a7	a9
1	L	L	L									
2	L	L	H									
3	L	H	L									
4	L	H	H									
5	H	L	L									
6	H	L	H									
7	H	H	L									
8	H	H	H									

Beispiel:
 bei che3 = L
 ist e3 = L
 e1 = e2 = H (Reihe 4)
 a1 = a9 = H
 a3 = a5 = a7 = L

dunkles Feld
 an = H
 helles Feld
 an = L
 n = 1...10

Bild 7: Für TTL-Bedingungen haben die im Bild 5b dargestellten Zeichen die hier angegebenen Adressen

e4 e5 e6 e7 e8 aktiv bei: che1 = H
 L L L L L che2 = L