

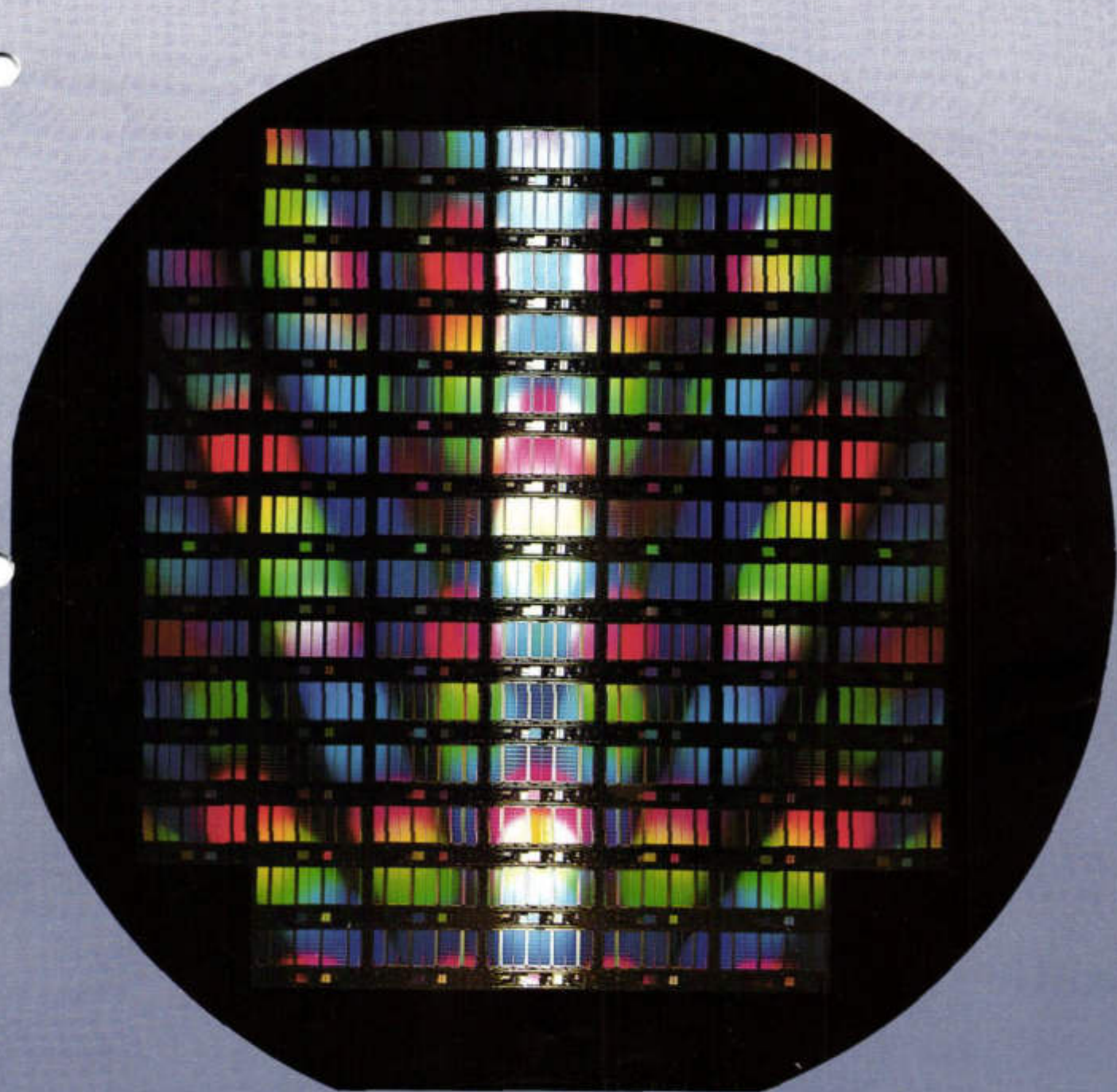


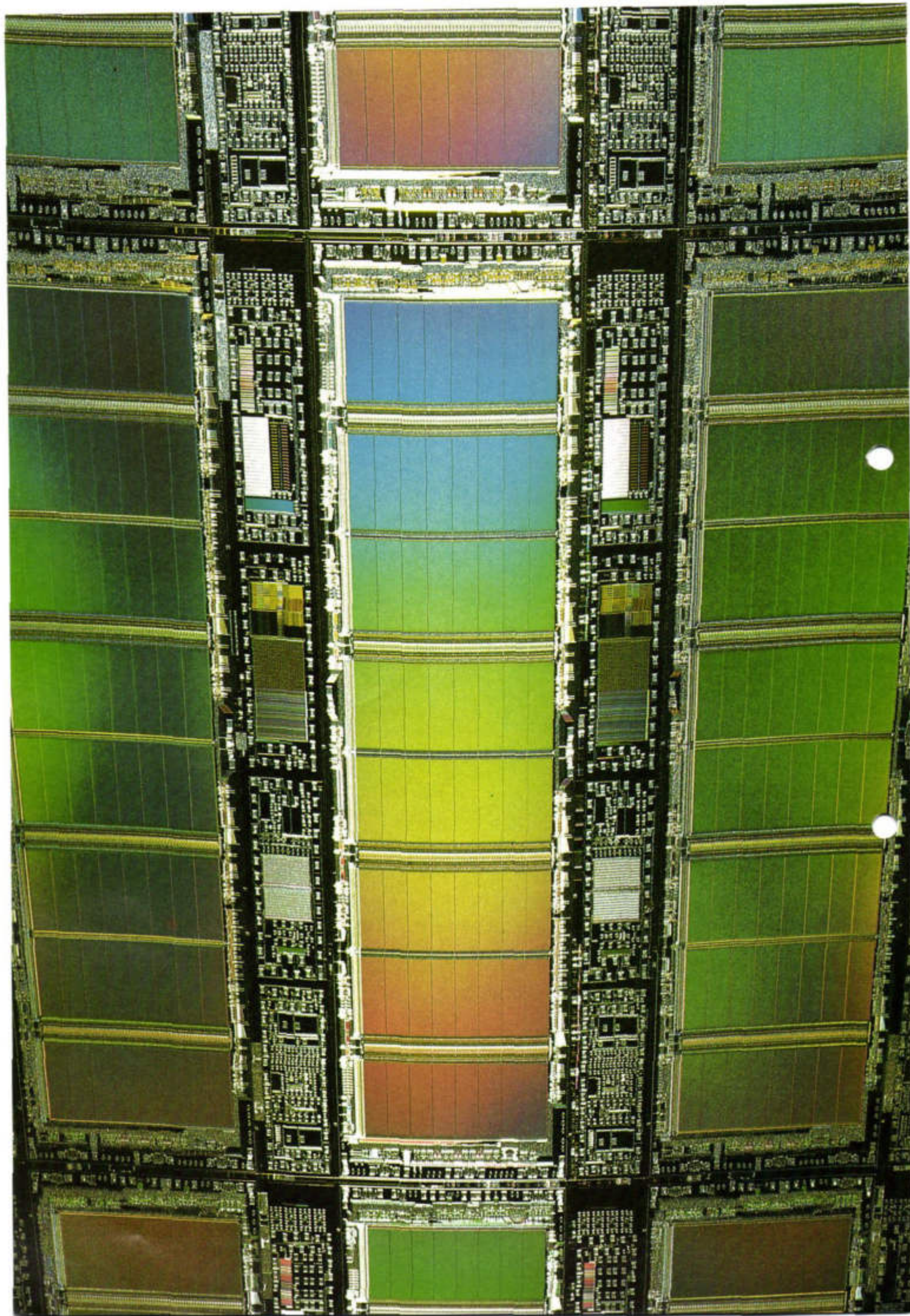
# ZEISS

Mikro-  
elektronische  
Bauelemente

# U 61000 DC

1-Megabitspeicherschaltkreis, dynamisch





U61000D  
C12 W8

### Kurzcharakteristik

- Dynamischer Schreib-/Lesespeicher mit wahlfreiem Zugriff
- Speicherorganisation:  $1.048.576 \times 1$  Bit
- Hohe Arbeitsgeschwindigkeit, geringe Verlustleistung
- TTL- und CMOS-Kompatibilität der Ein- und Ausgänge
- Tristate-Ausgangsstufen
- Betriebsspannung:  $5V \pm 10\%$
- 512 Refreshzyklen; Refreshzeit 8 ms
- Betriebs- und Refresharten:
  - READ CYCLE
  - EARLY WRITE CYCLE
  - READ-WRITE CYCLE
  - FAST PAGE MODE (READ und WRITE)
  - FAST PAGE READ-WRITE
  - $\overline{RAS}$  ONLY REFRESH
  - $\overline{CAS}$  BEFORE  $\overline{RAS}$  REFRESH
  - HIDDEN REFRESH (READ und WRITE)
  - $\overline{CAS}$  BEFORE  $\overline{RAS}$  COUNTER TEST
- Gehäuse: 18polig DIP (Bauform A1HA nach TGL 26713/02), Gehäuse in Aufsetztechnik (SOJ) in Vorbereitung
- Kompatibel zu internationalen Vergleichstypen, z. B.
  - TC 511000 (Toshiba)
  - HYB 511000 (Siemens)

## Hinweis:

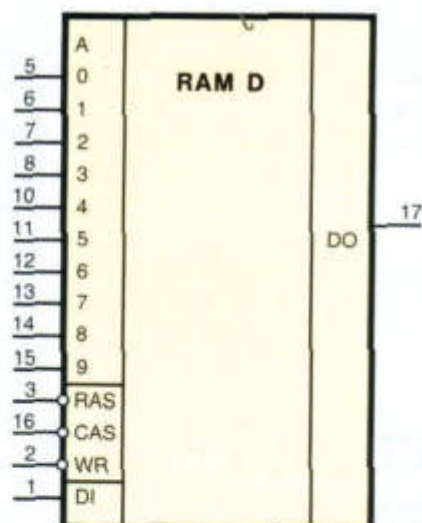
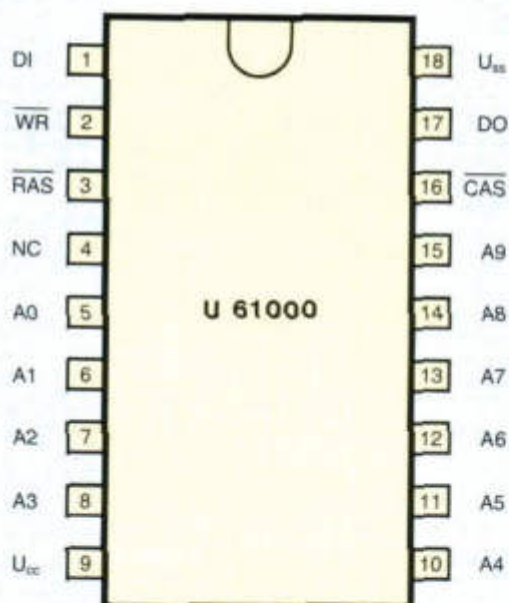
Im Übergangszeitraum kann als Gehäuse auch ein 18poliges Keramik-DIP-Gehäuse zum Einsatz kommen.  
In diesem Fall lauten die Typenbezeichnungen

U 61000 CC12 und  
U 61000 CC10.

Änderungen im Interesse des technischen Fortschritts vorbehalten.

## Anschlußbelegung und Schaltzeichen

|                  |                   |                  |                        |
|------------------|-------------------|------------------|------------------------|
| A0...A9          | Adreßeingänge     | $\overline{WR}$  | Schreib-/Lesesteuerung |
| DI               | Dateneingang      | $U_{CC}$         | Betriebsspannung       |
| DO               | Datenausgang      | $U_{SS}$         | Masse                  |
| $\overline{RAS}$ | Zeilenadrestrobe  |                  |                        |
| $\overline{CAS}$ | Spaltenadrestrobe | Anschlußbelegung | Schaltzeichen          |



## Allgemeines

Der dynamische 1-Megabit-Schreib-/Lese-Speicher U 61000 ist der erste Schaltkreistyp unserer Fertigung auf Basis einer n-Wannen-CMOS-Technologie im Strukturniveau 1  $\mu\text{m}$ .

Dieses Strukturniveau, die Anwendung von 4 Leitbahnebenen (2  $\times$  Polysilizium und je 1  $\times$  Molybdänsilicid und Aluminium) sowie die Ein-Transistor-Speicherzelle erlauben eine sehr hohe Packungsdichte, so daß der Chip in kleine Standardgehäuse montiert werden kann.

Der U 61000 besitzt die Organisation 1 M  $\times$  1 Bit und arbeitet im Fast Page Mode (FPM).

Eine Weiterentwicklung auf Basis des gleichen Chips ist möglich

(z. B. Static Column Mode, Organisation 8 K  $\times$  4 Bit).

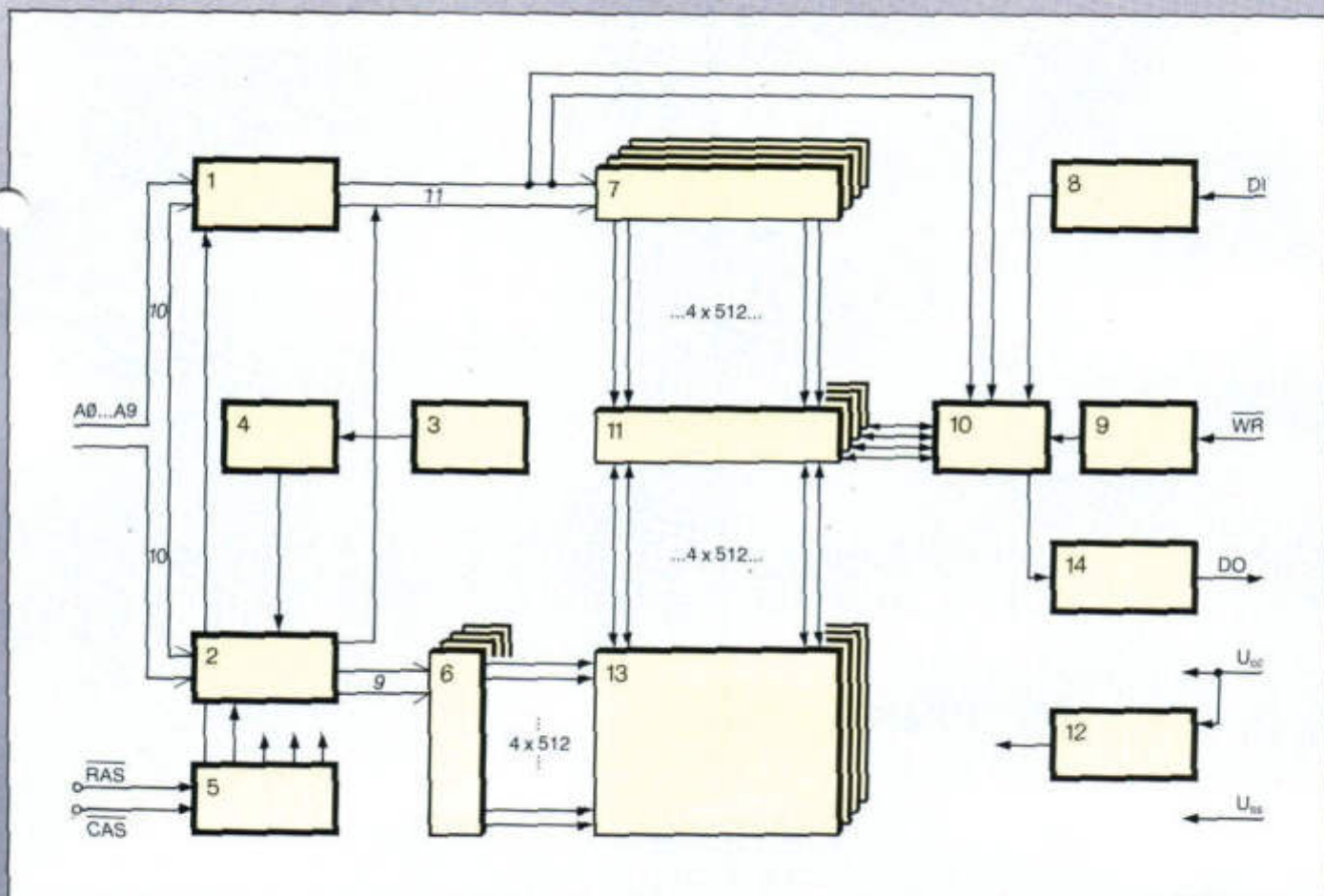
Der Schaltkreis U 61000 ist vorwiegend für den Einsatz in der Rechen- und Nachrichtentechnik und in der Industrieelektronik vorgesehen. Technologische und entwurfsseitige Maßnahmen gegen „Softerrors“, den „Latch-up-Effekt“ und die elektrostatische Empfindlichkeit der Eingänge sind getroffen.

## Vorläufige technische Daten

|                                       | U 61000 DC12<br>Grundtyp | U 61000 DC10<br>Selektionstyp |
|---------------------------------------|--------------------------|-------------------------------|
| $\overline{\text{RAS}}$ -Zugriffszeit | 120 ns                   | 100 ns                        |
| $\overline{\text{CAS}}$ -Zugriffszeit | 45 ns                    | 35 ns                         |
| FPM-Zugriffszeit                      | 60 ns                    | 50 ns                         |
| Zykluszeit                            | 220 ns                   | 190 ns                        |
| FPM-Zykluszeit                        | 70 ns                    | 55 ns                         |
| Betriebsspannung                      | 4,5 ... 5,5 V            |                               |
| Betriebsstrom                         | max. 50 mA               | max. 60 mA                    |
| Ruhestrom bei CMOS-Pegel              | max. 1 mA                |                               |
| bei TTL-Pegel                         | max. 2 mA                |                               |
| Betriebstemperatur                    | 0 ... 70 °C              |                               |

## Blockschaltbild 1 MdRAM U 61000

- |                          |                                             |
|--------------------------|---------------------------------------------|
| 1 Spaltenadrepuffer      | 8 Eingangspuffer                            |
| 2 Zeilenadrepuffer       | 9 Schreib-/Lesesteuerung                    |
| 3 Refreshsteuerung       | 10 I/O-Selektor                             |
| 4 Interner Adreßzähler   | 11 Sensorverstärker                         |
| 5 Interner Taktgenerator | 12 Substratspannungsgenerator               |
| 6 Zellendekoder          | 13 Speichermatrix (4 $\times$ 256 k Zellen) |
| 7 Spaltendekoder         | 14 Ausgangspuffer                           |





**VEB Forschungszentrum  
Mikroelektronik Dresden**  
Betrieb des Kombirates  
**VEB Carl Zeiss JENA**

Carl-Zeiss-Straße 1  
Jena  
DDR-6900

Kurzprospekt Ausgabe 02/89  
(vorl. techn. Daten)  
AG: 203-650/90009