



ZEISS

Schaltkreis

U 6264 DG

1/89 (14)

vorläufige technische Daten

Hersteller: VEB Forschungszentrum Mikroelektronik Dresden
Betrieb des Kombirates VEB Carl Zeiss JENA

Statischer 64-KBit-Schreib-Lese-Speicher mit wahlfreiem Zugriff (sRAM)

Organisation

- 8192 x 8 Bit
- Bidirektionale Ein- und Ausgänge
- Tristate-Ausgangsstufen
- Ein- und Ausgänge TTL-kompatibel

Betriebsspannung $U_{CC} = 5 V \pm 10\%$

Datenerhalt bis $U_{CCS} = 2 V$ (Schlafzustand)

Technologie CMOS-SGT

Beuform Gehäuse A1NF nach TGL 26 713/02, Plast

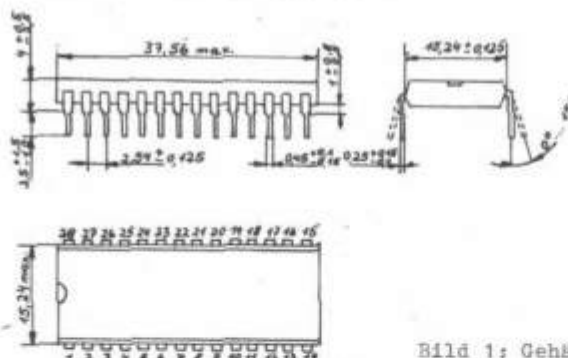


Bild 1: Gehäuse

Masse

MA 4 B

Der Schaltkreis U 6264 DG ist ein statischer Schreib-Lese-Speicher mit wahlfreiem Zugriff in der Organisationsform 8192 Worte zu 8 Bit (8 KByte). Die Schaltkreise sind für den Einsatz in Geräten der Datenverarbeitung, der Automatisierungstechnik und der kommerziellen Elektronik bestimmt. Auf Grund ihrer geringen Leistungsaufnahme sind sie besonders für batteriegepufferte und tragbare Geräte geeignet.

Typ	CE1-Zugriffszeit	Art
U 6264 DG05	55 ns	(Selektionstyp)
U 6264 DG07	70 ns	(Grundtyp)
U 6264 DG10	100 ns	(Anfalltyp)

Anschlußbelegung

A0 bis A12 Adresseneingänge

DQ0 bis DQ7 Dateneingänge und -ausgänge

CE1	Chipaktivierung 1
CE2	Chipaktivierung 2
WE	Schreib-/Lesesteuerung
OE	Datenausgangsaktivierung
U _{CC}	Betriebsspannung
U _{SS}	Masse
nc	nicht belegt



Bild 2: Anschlußbelegung

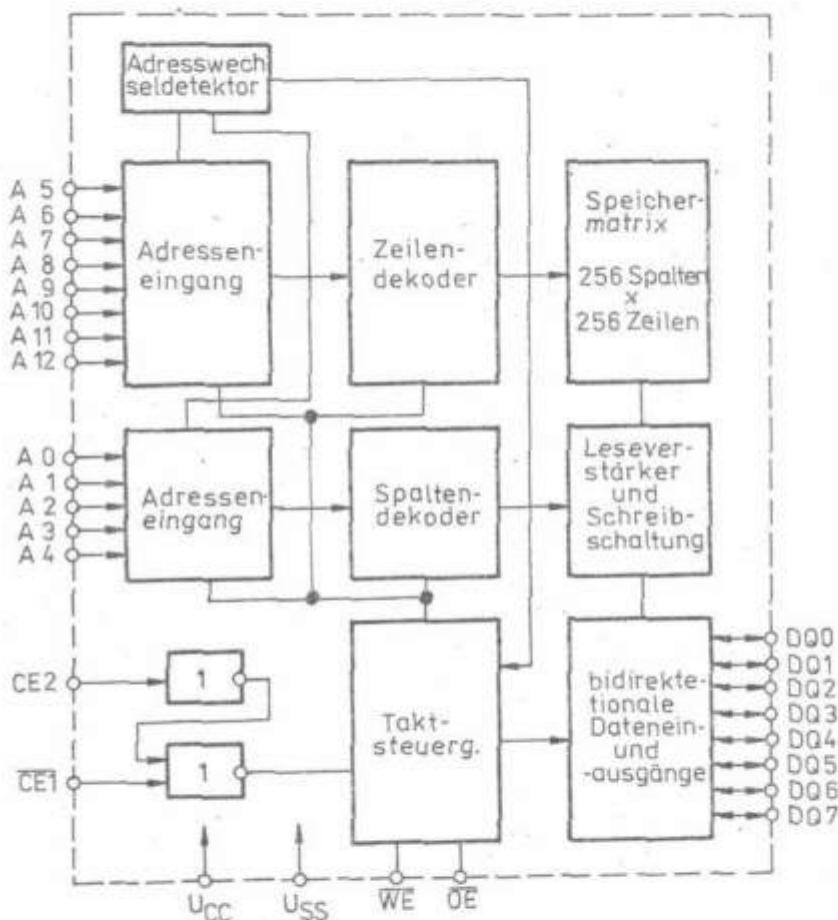


Bild 3: Blockschaltbild

Funktionsbeschreibung

Der Schaltkreis hat die Organisationsform 8192 Worte zu 8 Bit. Er besitzt Redundanz, die keinen Einfluß auf die elektrischen Kennwerte hat.

Der Schaltkreis wird mit der H/L-Flanke von $\overline{CE1}$ bzw. der L/H-Flanke von CE2 aktiviert. Gleichzeitig werden die Adreß- und Steuereingänge geöffnet. Je nach Information an $\overline{WE}$ und $\overline{OE}$ sind die Dateneingänge oder -ausgänge aktiv. Im ausgewählten Zustand des Schaltkreises ($\overline{CE1} = L$ und CE2 = H) löst jede Adressenänderung einen neuen Lese- oder Schreibzyklus aus.

Beim Lesen ($\overline{CE1} = L$, CE2 = H, $\overline{WE} = H$) gelangt die Information aus den Zellen bis zu den Datenausgangsstufen (internes Lesen). Mit der H/L-Flanke von $\overline{OE}$ werden die Datenausgänge aktiviert und die Information liegt niederohmig an den Datenausgängen DQ0 bis DQ7 an. Durch dieses Signal kann die Zugriffszeit verkürzt werden und der externe Datenbus steht nach der Aktivierung des Schaltkreises zur Datenübertragung noch zur Verfügung.

Beim Schreiben ($\overline{CE1} = L$, CE2 = H, $\overline{WE} = L$) wird die an den Dateneingängen DQ0 bis DQ7 anliegende Information in die adressierten 8 Zellen geschrieben. Der Schreibzyklus wird mit der L/H-Flanke von $\overline{CE1}$ oder der H/L-Flanke von CE2 oder der L/H-Flanke von $\overline{WE}$ beendet.

Für alle Typen wird der Datenerhalt bis $U_{CC} = 2 \text{ V}$ (Schlafzustand) mit geringem Schlafstrom garantiert. Im Schlafzustand muß der Schaltkreis durch $\overline{CE1} = H$ oder CE2 = L inaktiviert werden. Nach Beendigung des Schlafzustandes ($U_{CC} > 4,5 \text{ V}$) ist für die internen Vorladungen die Einhaltung der Zeit t_{AVAX} notwendig.

Die einzelnen Betriebsarten zeigt die folgende Tabelle.

Betriebsart	$\overline{CE1}$	CE2	$\overline{WE}$	$\overline{OE}$	Datenanschlüsse
nicht ausgewählt	*	L	*	*	
	H	*	*	*	hochohmig
Internes Lesen	L	H	H	H	hochohmig
Lesen	L	H	H	L	Datenausgänge niederohmig
Schreiben	L	H	L	*	Datenausgänge hochohmig

* = Zustand beliebig

Zeitdiagramme (siehe Bild 4, Bild 5, Bild 6, Bild 7)

Signale	Flanken
D - Dateneingang	H - Übergang nach H
Q - Datenausgang	L - Übergang nach L
C1 - CE1	V - Übergang in gültigen Zustand
C2 - CE2	X - Übergang in ungültigen Zustand oder beliebigen Zustand
O - OE	
W - WE	Z - Übergang in hochohmigen Zustand

Flankenanstiegs- und Flankenabfallzeit $t_{TLH} = t_{THL} < 5 \text{ ns}$

Für die Diagramme Schreibzyklus 1, 2 und 3 gilt folgende Anmerkung:

Wenn $\overline{WE}$, $\overline{OE}$, $\overline{CE1}$ und CE2 während dieser Periode im Lesemodus sind, befinden sich die Datenausgänge im niederohmigen Zustand, und es ist nicht zulässig, inverse Eingangsdaten anzulegen.

Grenzwerte

Alle Spannungen sind auf $U_{SS} = 0 \text{ V}$ (Masse) zu beziehen.

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	-0,3	7,0	V
Spannung an allen einfachen und bidirektionalen Eingängen	U_I	-0,3	$U_{CC} + 0,5$	V
Gesamtverlustleistung	P_{tot}	-	1	W

Betriebsbedingungen

Alle Spannungen sind auf $U_{SS} = 0 \text{ V}$ (Masse) zu beziehen. Die Behandlungsvorschriften für MOS-Schaltkreise sind einzuhalten.

Ein Kurzschluß zwischen aktiven Ausgängen und Masse oder Betriebsspannung ist nicht zulässig.

Allgemeine Betriebsbedingungen

	Kurzzeichen	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}	4,5	5,0	5,5	V
Betriebsspannung im Schlafzustand	U_{CCS}	2,0	-	-	V
L-Eingangsspannung	U_{IL}	-0,3	-	0,8 ¹⁾	V
H-Eingangsspannung	U_{IH}	2,2	-	$U_{CC} + 0,3$	V
Umgebungstemperatur	T_a	-25	-	85	°C
Verzögerung Adressenwechsel/Ausgang aktiv	t_{AVQX}	-	-	10	ns
Verzögerung $\overline{CE1}$ Ausgang aktiv	t_{C1LQX}	-	-	10	ns
Verzögerung $CE2$ Ausgang aktiv	t_{C2HQX}	-	-	10	ns
Verzögerung $\overline{OE}$ Ausgang aktiv	t_{OLQX}	-	-	5	ns
Verzögerung $\overline{WE}$ Ausgang aktiv	t_{WHQX}	-	-	5	ns

Typabhängige Betriebsbedingungen

	Kurzzeichen	DG05	min. U 6264 DG07	DG10	Einheit
Zykluszeit	t_{AVAX}	55	70	100	ns
$\overline{CE1}$ -L-Impulsdauer	t_{C1LC1H}	50	65	90	ns
CE2-H-Impulsdauer	t_{C2HC2L}	50	65	90	ns
Adressenvorhaltezeit gegenüber Schreibende	t_{AVWH} t_{AVC1H} t_{AVC2L}	50	65	90	ns
Datenvorhaltezeit gegenüber Schreibende	t_{DVWH} t_{DVC1H} t_{DVC2L}	30	35	40	ns
Datenhaltezeit nach Schreibende	t_{WHDZ} t_{C1HDZ} t_{C2LDZ}	0	0	0	ns
$\overline{WE}$ -L-Impulsdauer	t_{WLWH}	40	50	70	ns
Adressenvorhaltezeit gegenüber Schreib- anfang	t_{AVWL} t_{AVC1L} t_{AVC2H}				
Erholzeit nach Schreib- zyklus	t_{WHAX} t_{C1HAX} t_{C2LAX}	0	0	0	ns
Zeit von Schaltkreis- aktivierung bis Schlafzustand	t_{C1HUL} t_{C2LUL}				2) 2)
Erholzeit nach Schlafzustand	t_{UHC1L} t_{UHC2H}		t_{AVAX}		3) 3)

	Kurzzeichen	DG05	max. U 6264 DG07	DG10	Einheit
Adressenzugriffszeit	t_{AVQV}				
$\overline{CE1}$ -Zugriffszeit	t_{C1LQV}	55	70	100	ns ⁴⁾
CE2-Zugriffszeit	t_{C2HQV}				
Dynamische Strom- aufnahme	I_{CCO}		120		mA
$\overline{OE}$ -Zugriffszeit $U_{CC} = 5,0 \text{ V}$	t_{OLQV}	35	40	50	ns
Verzögerung CE2 nach L, Ausgang hochohmig	t_{C2LQZ}	20	25	35	ns

Wegen der höchsten Priorität der CE-Eingänge werden die Abschaltzeiten t_{C1HQZ} , t_{WLQZ} und t_{OHQZ} der Zeit t_{C2LQZ} gleichgesetzt.

1) Eine einmalige Unterschreitung bis -2 V für die Dauer von 10 ns innerhalb einer Zykluszeit ist zulässig.

2) UL - Absinken der Betriebsspannung

3) UH - Ansteigen der Betriebsspannung

4) $U_{CC} = 4,5 \text{ V}$

Kenngrößen

	Kurzzeichen	min.	max.	Einheit
L-Ausgangsspannung $U_{CC} = 4,5 \text{ V}$ $I_O = 3,2 \text{ mA}$	U_{OL}	-	0,4	V
H-Ausgangsspannung $U_{CC} = 4,5 \text{ V}$ $I_O = -1,0 \text{ mA}$	U_{OH}	2,4	-	V
Stromaufnahme im Ruhezustand $U_{CC} = 5,5 \text{ V}$	I_{CCR}	-	100	μA
Stromaufnahme im Schlafzustand $U_{CC} = 3 \text{ V}$	I_{CCS}	-	10	μA
Eingangsleakstrom einfacher Eingänge $U_{CC} = 5,5 \text{ V}$	I_{LI}	-2	2	μA
Eingangsleakstrom bidirektionaler Eingänge $U_{CC} = 5,5 \text{ V}$ $U_I = 0 \text{ V}$ $U_O = 0 \text{ V oder } 5,5 \text{ V}$	I_{LII}	-10	10	μA
Eingangskapazität $\tau_a = 25^\circ\text{C}$	C_I	-	10	pF

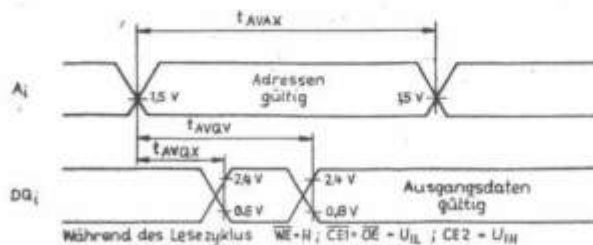


Bild 4: Lesezyklus 1

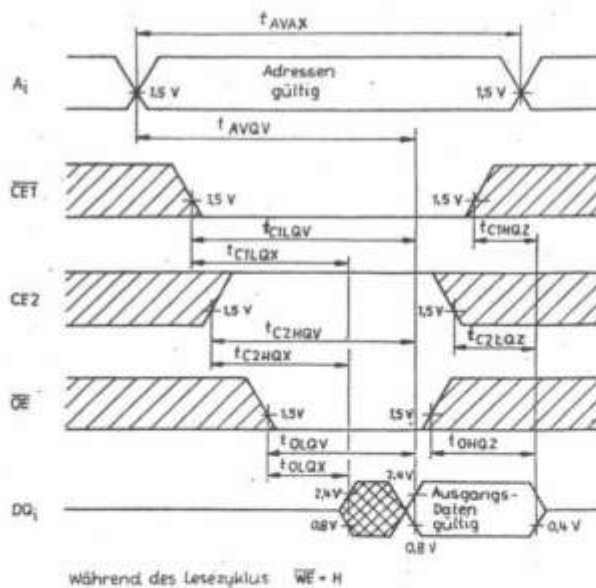
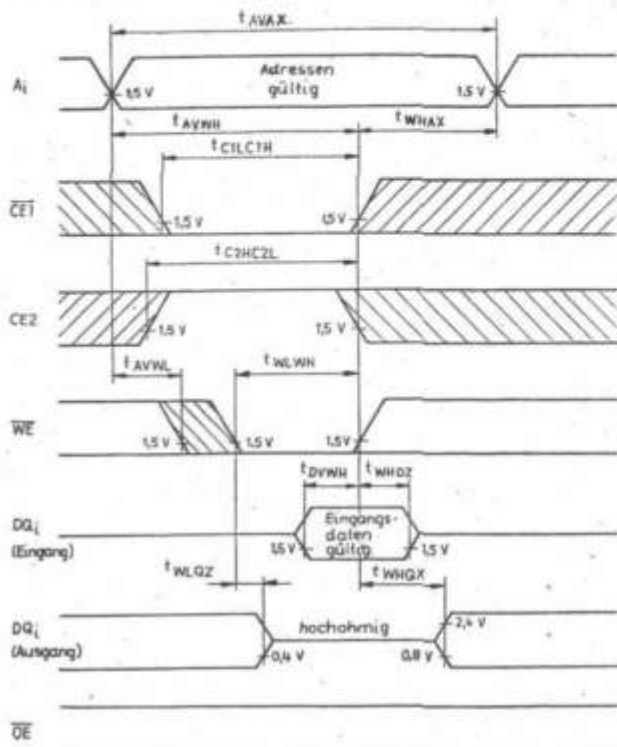
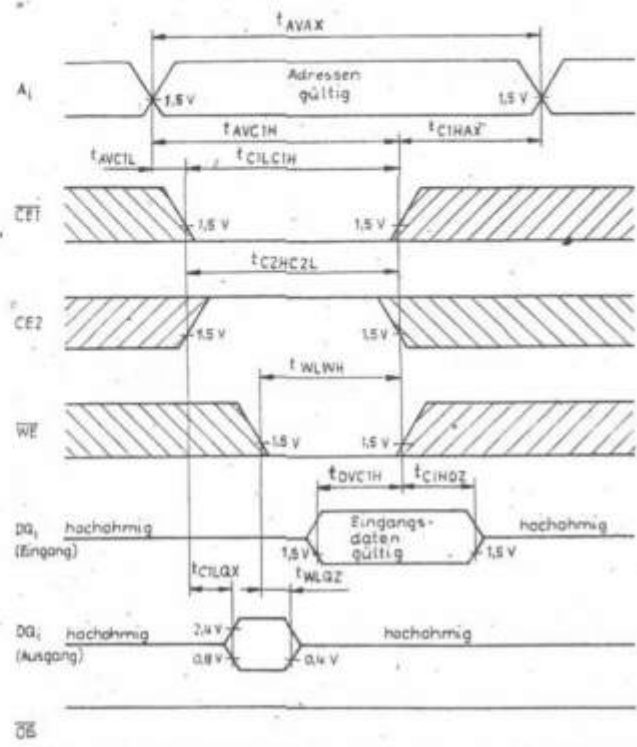


Bild 5: Lesezyklus 2

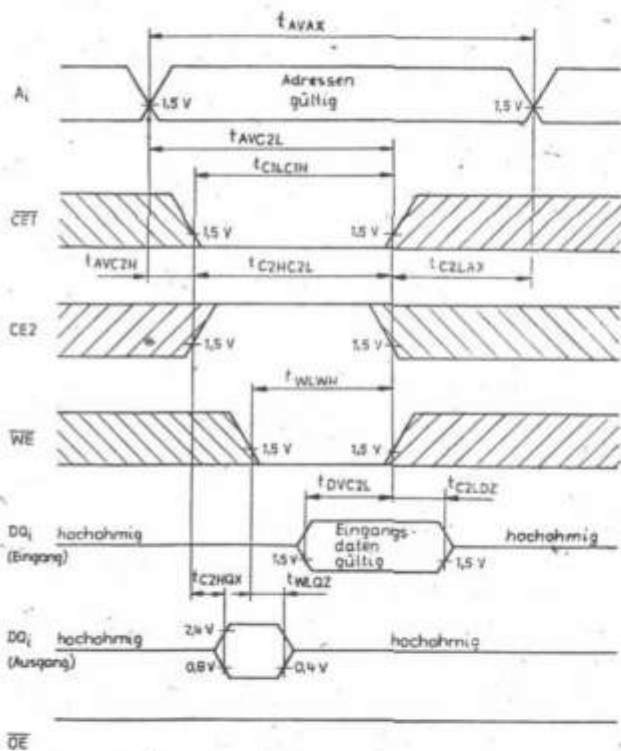


Anm.:

Wenn WE, OE, CE1 und CE2 während dieser Periode im Lesemodus sind, befinden sich die Datenausgänge im niederohmigen Zustand, und es ist nicht zulässig, die digital entgegengesetzten Eingangsdaten anzulegen.

Bild 6: Schreibzyklus 1 ($\overline{WE}$ gesteuert)

s. Anm. Bild 6

Bild 7: Schreibzyklus 2 ($\overline{CE1}$ gesteuert)

s. Anm. Bild 6

Bild 8: Schreibzyklus 3 ($\overline{CE2}$ gesteuert)

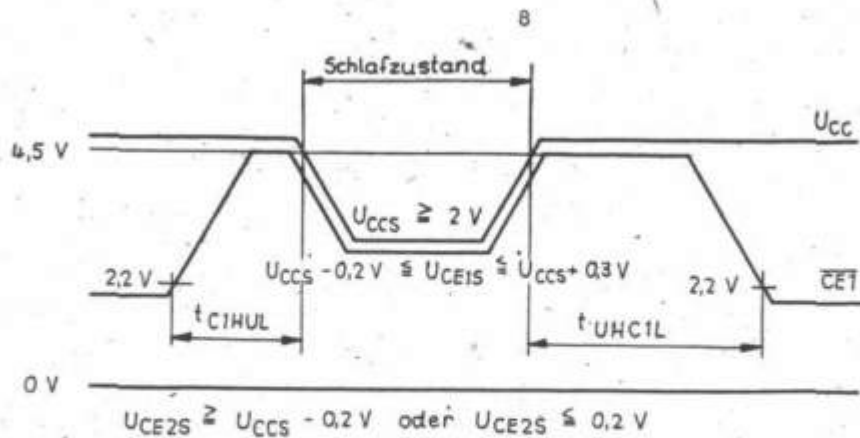


Bild 9: Schlafzustand 1 ($\overline{CE1}$ gesteuert)

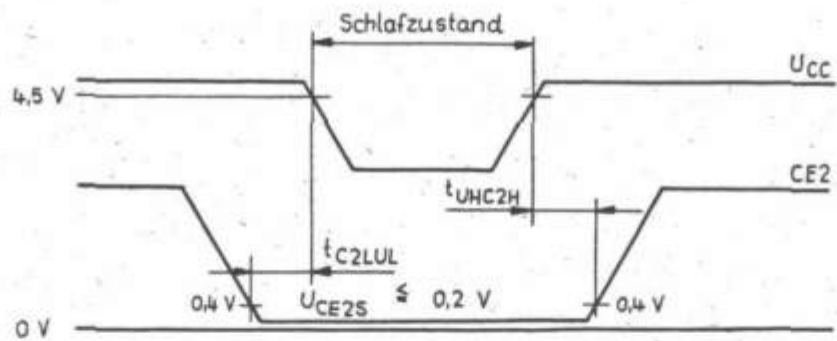


Bild 10: Schlafzustand 2 ($\overline{CE2}$ gesteuert)

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.

RFT

Herausgeber:
veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin, 1035

Telefon: 5 80 05 21, Telex: 011 2981 011 3055