



U 739 DC

12-Bit-Analog-Digital-Wandler in CMOS-Technik

Der U 739 DC ist ein datenbuskompatibler integrierender 12 Bit-CMOS-ADC mit byteweiser Datenausgabe im gepackten BCD-Format. Die Datenübertragung wird vom Mikrorechner aus gesteuert (passives Verhalten des Wandlers). Zur Steuerung der Datenübertragung dienen die Eingänge „Ausgangsaktivierung“ (OEL, Ausgang hochohmig oder aktiv) und der „Adresseingang“ (Low/High/Byte/Select) LHS. Der Abschluß einer Umsetzung und die Aktualisierung der Latchinhalte wird vom Ausgang „Abschluß der Umsetzung“ (EOC) angezeigt, der zur Interruptanforderung genutzt werden kann. Die Umsetzung erfolgt bei anliegender Betriebsspannung fortlaufend. Damit werden die Vorteile des um den zyklischen Offsetabgleich (Auto/Zero) und die Nullintegration (Zero/Intergate) erweiterten Zwei-Flanken-Integrationsverfahren sichergestellt.

Der Bereich gültiger Umsetzungen reicht von -2089 bis 2089 . Durch ein High-Signal an TST wird die Ausgabe 2999 erzeugt und EOC liegt auf Low. Für ein High-Signal an TST wird ein Strom von etwa 10 mA benötigt ($U_{IH} \geq 4,5 \text{ V}$).

Eine komplette Umsetzung benötigt 16000 Taktimpulse.

An OS 1 kann eine Fremdtakteinspeisung vorgenommen werden.

Vorläufige technische Daten:

TGL: 45443 (Entwurf 1/88)

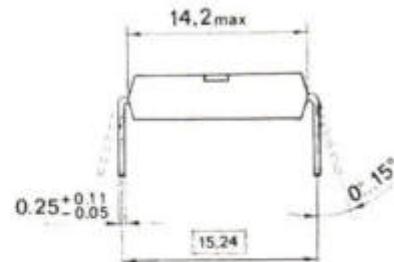
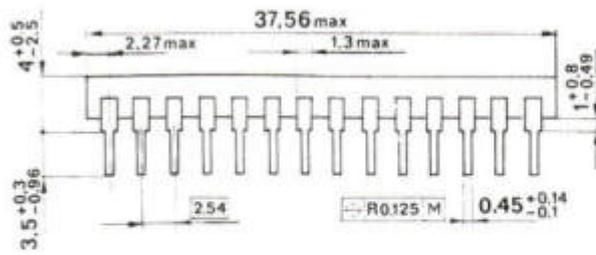
Gehäuse: 28polig DIL-Plast

Rastermaß: 2,54 mm

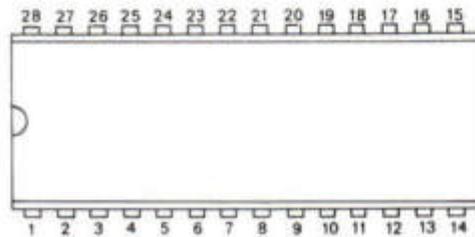
Bauform: A1 NF nach TGL 26713/02

Reihenabstand: 15,24 mm

Masse: $\leq 6 \text{ g}$



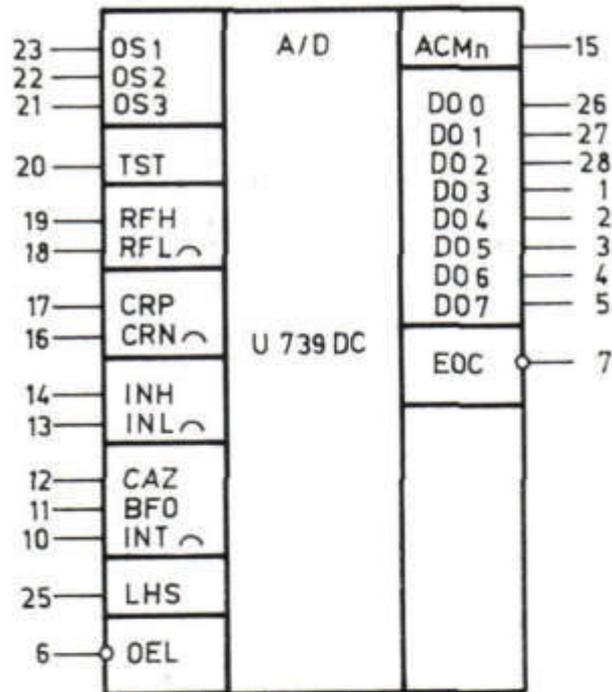
A1NF TGL 26713/02



Anschlußbelegung

1	DO3	Datenausgang	15	ACM	Analogmasse
2	DO4	Datenausgang	16	CRN	Referenzkapazität negativ
3	DO5	Datenausgang	17	CRP	Referenzkapazität positiv
4	DO6	Datenausgang	18	RFL	Referenzeingang Low
5	DO7	Datenausgang	19	RFH	Referenzeingang High
6	OEL	Ausgangsaktivierung	20	TST	Testeingang
7	EOC	Abschluß d. Umsetzung	21	OS3	Oszillatoranschluß 3
8	DGD	Digitalmasse	22	OS2	Oszillatoranschluß 2
9	U _{CC2}	neg. Betriebsspannung	23	OS1	Oszillatoranschluß 1
10	INT	Integratorausgang	24	U _{CC1}	pos. Betriebsspannung
11	BFO	Bufferausgang	25	LHS	Adresseingang
12	CAZ	Auto-Zero-Kapazität	26	DO0	Datenausgang
13	INL	Eingang Low	27	DO1	Datenausgang
14	INH	Eingang High	28	DO2	Datenausgang

Schaltzeichen:



U 739 A1 D 88

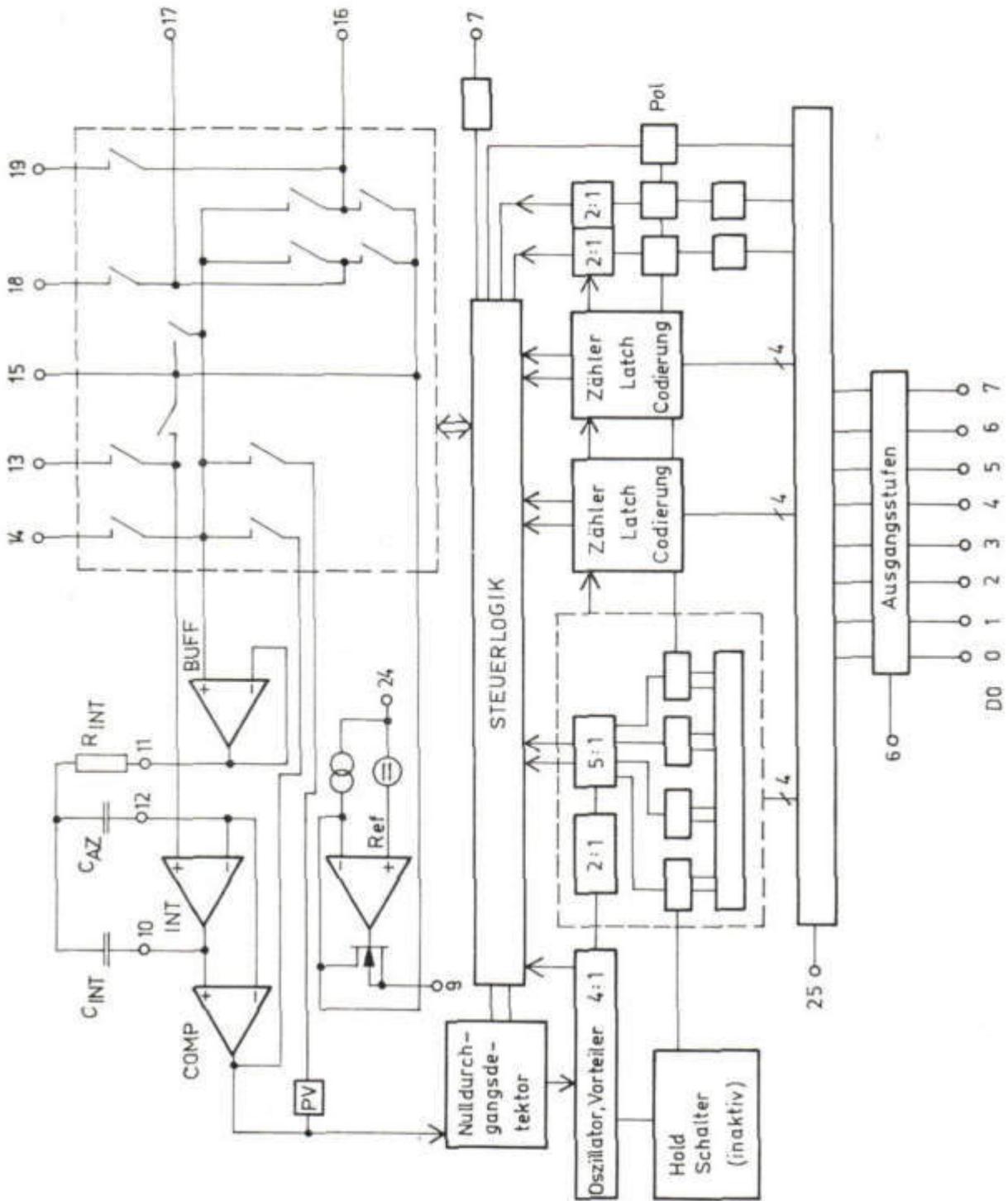
Logiktablelle:

OEL	LHS	DO0	DO1	DO2	DO3	DO4	DO5	DO6	DO7
H	X	hochohmig							
L	L	A1	B1	C1	D1	A2	B2	C2	D2
L	H	A3	B3	C3	D3	A4	B4	B4	P

A, B, C, D BCD-Kodierung (mit Stellenangabe)

P Polarität (MSD, H bei positivem Ergebnis)

Blockschaltbild:



Grenzwerte:

		min.	max.	
pos. Betriebsspannung	U_{CC1}	0	6	V
neg. Betriebsspannung	$-U_{CC2}$	0	9	V
	U_{23}	0	U_{CC1}	V
	$U_{1-5; 26-28^1}$	0	U_{CC1}	V
	$U_{7^1} U_{25}; U_6$	0	U_{CC1}	V
	$U_{13;14;18;19^2}$	U_{CC2}	U_{CC1}	V
	$I_{DOL}; -I_{DOH}$	0	1	mA
	$I_{EOCL}; -I_{EOCH}$	0	2	mA
	P_{tot}	—	100	mW

Betriebsbedingungen:

		min.	max.	
Betriebsspannung	$U_{CC1}; -U_{CC2}$	4,75	5,25	V
Umgebungstemperatur	T_a	0	-70	°C

Kenngrößen, gültig bei $U_{CC1} = -U_{CC2} = 5\text{ V}$; $f_{OSZ} = 50\text{ kHz} \pm 5\text{ Hz}$; $T_a = 25^\circ\text{C} \pm 5\text{ K}$;
 $C_{AZ} = 220\text{ nF} \pm 44\text{ nF}$; $R_{INT} = 1,8\text{ M}\Omega$; $C_{INT} = 47\text{ nF}$ (KP-Kondens.)
 $C_{16,17} (C_{Ref}) = 100\text{ nF} \pm 20\text{ nF}$; $U_{Ref} = 1\text{ V} \pm 10\text{ mV}$;
 $U_{ACM} = 0\text{ V} \pm 10\text{ mV}$, alle Spannungen sind auf Anschluß 8 (Masse) bezogen

		min.	max.	
Stromaufnahme in der Auto-Zero-Phase gemessen	I_{CC}	—	200	μA
Linearitätsfehler	E_L	—1	+1	LSB
Datenbushighausgangsspannung $-I_{DOH} = 50\ \mu\text{A}$	U_{DOH}	4	U_{CC1}	V
Datenbuslowausgangsspannung $I_{DOL} = 100\ \mu\text{A}$	U_{DOL}	0	0,5	V
Rolloverfehler $U_{IN} = 1,9\text{ V}$	E_{RO}	—1	+1	LSB
Commonspannung $I_{COM} = 10\ \mu\text{A}$	$-U_{ACM}$	2,6	3,4	V
Nullmessung $ U_{IN} \leq 20\ \mu\text{V}$	R_Z	—0	+0	Data
Ratiomessung ³⁾ $U_{IN} = U_{Ref}$	R_R	999	1001	Data

¹⁾ Kurzschluß $< 1\text{ s}$

²⁾ Überschreitung an INL; INH (13, 14) zulässig, wenn $I_{13,14} \leq 100\ \mu\text{A}$

³⁾ Differenz $\leq 1\text{ LSB}$

Applikationshinweise:

- Der Schaltkreis U 739 DC ist ein CMOS-Bauelement, so daß die entsprechenden Maßnahmen zum ESD-Schutz und zur Verhinderung des Latch-up Effektes zu treffen sind.
- Die Betriebsspannungsabblockung erfolgt von U_{CC1} und U_{CC2} gegen die Digitalmasse (DGD).
- Taktfrequenz:
Die Frequenz des internen Taktgenerators ergibt sich bei RC-Beschaltung zu

$$f_{OSZ} = \frac{0,35}{R \cdot C}$$

Mit $R = 150 \text{ k}\Omega$ und $C = 47 \text{ pF}$ wird $f_{OSZ} = 50 \text{ kHz}$.

Am Eingang OS1 kann gegen DGD ein Fremdtakt eingespeist werden. Eine Quarzbeschaltung z. B. mit einem 32 kHz-Uhrenquarz ist möglich (Quarz zwischen Pin 21 und 23, Widerstand $300 \text{ k}\Omega$ zwischen Pin 22 und 23).

- Standardbeschaltung:

Analogmasse (ACM) und Digitalmasse (DGD) sind verbunden

$U_{REF} = +1 \text{ V}$; $R_{INT} = 1,8 \dots 2 \text{ M}\Omega$; $C_{INT} = 33 \text{ nF}$; $f_{OSZ} = 50 \text{ kHz}$

- Referenzspannung:

typisch $U_{REF} = 1 \text{ V}$ Auflösung: 1 mV/LSB

minimal $U_{REF} = 0,1 \text{ V}$ Auflösung: $100 \mu\text{V/LSB}$

- Nullpunkt-Kapazität:

empfohlene Werte bei $U_{REF} = 1 \text{ V}$ $C_{AZ} = 100 \text{ nF}$

$U_{REF} = 0,1 \text{ V}$ $C_{AZ} = 470 \text{ nF}$

- Referenzkapazität:

$C_{REF} = 100 \text{ nF}$

- Integratorbeschaltung:

Der Integrator ist so zu beschalten, daß der Ausgangsstrom des Puffer-OPV $I_0 \leq \pm 1 \mu\text{A}$ bleibt. Die Integratoraussteuerung darf einschließlich einer Gleichtaktspannung max. bis $U_{CC1} - 0,5 \text{ V}$ bzw. $U_{CC2} + 0,5 \text{ V}$ erfolgen.

$R_{INT}(\text{M}\Omega) = U_{IN}(\text{V})$ bei $U_{CM} = 0 \text{ V}$

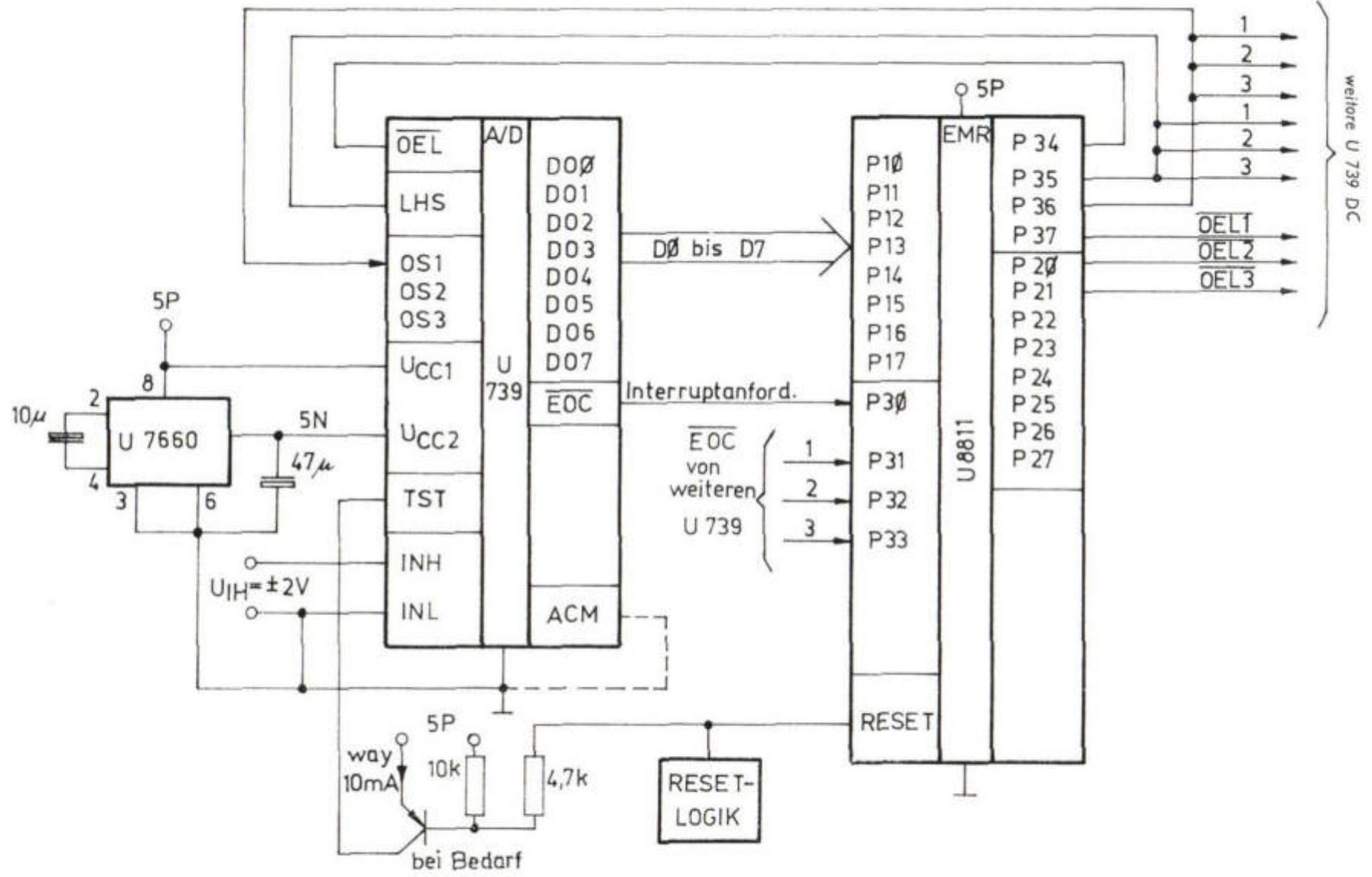
Für den Referenz- und speziell für den Integrationskondensator sind möglichst verlustarme Folienkondensatoren (KP, MKP!, MKT o. ä.) einzusetzen.

- Gleichtaktbereich:

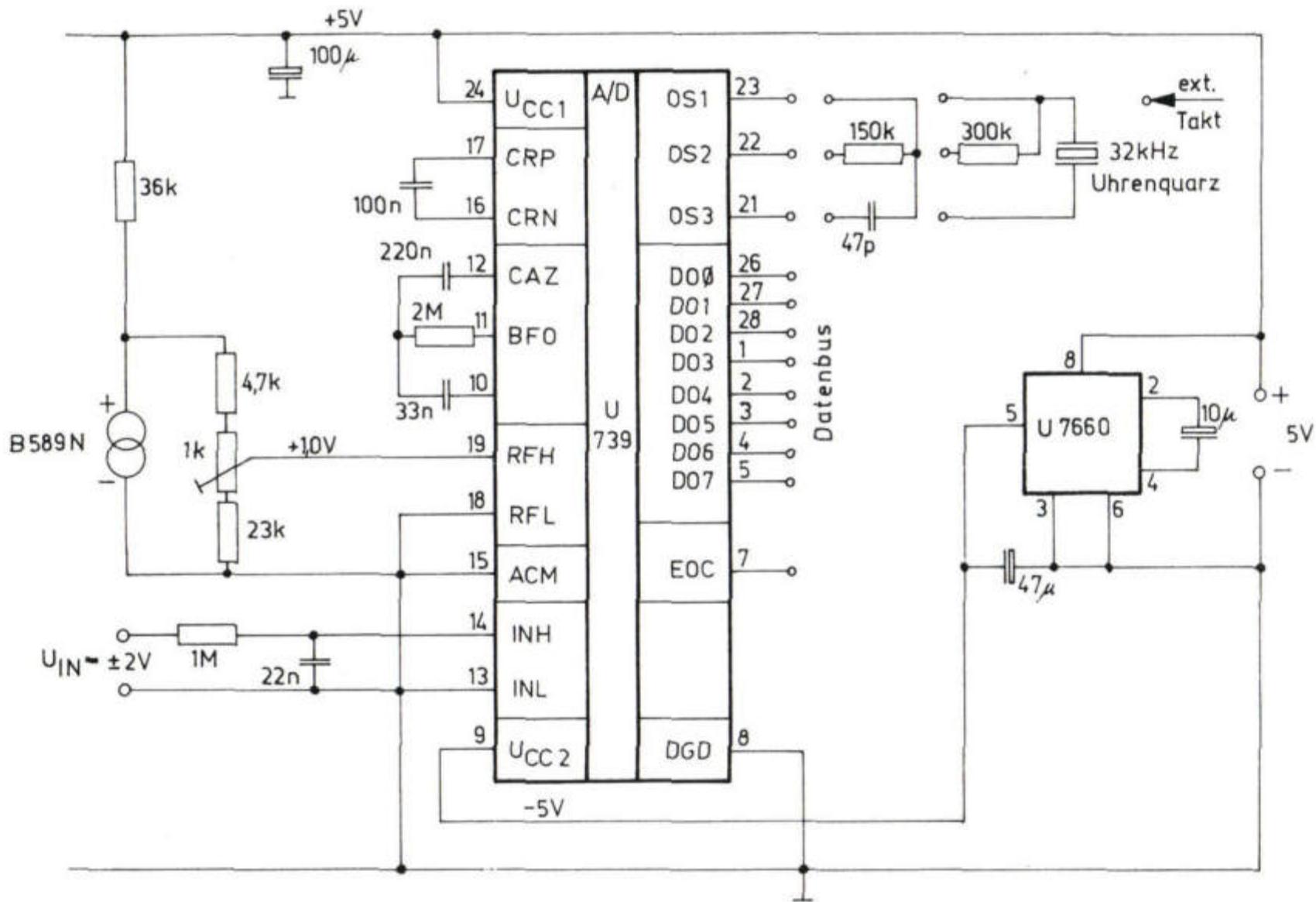
Die Aussteuerung der Meßeingänge INH und INL einschließlich einer Gleichtaktspannung darf max. bis $U_{CC1} - 1 \text{ V}$ und $U_{CC2} + 1,5 \text{ V}$ erfolgen.

-
- Die Referenzspannungseingänge können auch als Meßeingänge mit sehr gutem Gleichtaktverhalten zur Kehrwertbildung oder bei ratiometrischen Messungen verwendet werden.
 - Spannungsversorgung:
Im Standardeinsatzfall wird der U 739 DC mit $U_{CC} = +5\text{ V}$ betrieben, wobei die negative Betriebsspannung $U_{CC2} \approx -5$ vorteilhaft mit dem Spannungsinverter U 7660 DC aus $U_{CC1} = +5\text{ V}$ erzeugt wird.
 - Betrieb mit $+5\text{ V}$:
 U_{CC2} und Digitalmasse (DGD) sind verbunden. Dieser Betrieb ist bei Verwendung einer externen Referenzspannungsquelle, bei Beachtung der Lage der Analogmasse bzw. bei externer Erzeugung der Analogmasse, sowie bei Beachtung des möglichen Eingangsspannungsbereiches und einer angepaßten Integrationsbeschaltung möglich.
-

Applikationsschaltung:



U739 A3 D88



Analogbeschaltung des U739 DC

U739 A4 D88

RFT



**veb halbleiterwerk frankfurt/oder
im veb kombinat mikroelektronik**

Telefon 460 - Telex 016252
Postfach 379 - Frankfurt/Oder - 1200

**elektronik
export·import**

Volkseigener Außenhandelsbetrieb der
Deutschen Demokratischen Republik
DDR - 1026 Berlin, Alexanderplatz 6
Haus der Elektroindustrie, Telefon: 2180